

(19) Korean Intellectual Property
Office (KR) (12) Patent Publication (A)(51) Int. Cl. 7 G09G
3/30(11) Publication 10-2005-0052033 June 2,
number (43) Publication date 2005

(21) Application number	10-2003-0085852 November 28,
(22) Application date	2003
<hr/>	
(71) Applicant	Samsung SDI Co., Ltd. 575 Shindong, Yeongtong-gu, Suwon-si, Gyeonggi-do
(72) Inventor	Kim Yang- wan, 98-209, Sillim 2-dong, Gwanak-gu, Seoul
(74) Agent	Park Sang-soo

Request for examination: Yes

(54) Pixel circuit of organic light emitting display device

summation

The present invention discloses a pixel circuit capable of reducing leakage current when the switching transistor is turned off by forming a switching transistor as a multi-gate in an organic light emitting display device capable of expressing high gray scale with a threshold voltage.

The pixel circuit of the present invention comprises: a first transistor for transmitting a data signal of a voltage level in response to a current scan line signal during data programming; a second transistor for programming the data signal of the voltage level during data programming and generating a driving current of an EL element in response to the programmed data signal during light emission; a third transistor for providing the data signal of the voltage level to the second transistor in response to the current scan signal during data programming; a capacitor for storing the data signal of the voltage level transmitted to the second transistor to maintain the data signal of the voltage level programmed in the second transistor during data programming; a fourth transistor for transmitting a power voltage to the second transistor during light emission; It includes a fifth transistor that transmits a driving current provided from a second transistor according to a data signal of a voltage level when emitting light, and the first, third, fourth, fifth and sixth transistors have multiple gates, and the second transistor has a single gate.

Representative

Fig. 2

specification

Brief description of the drawing

Figure 1 is a pixel circuit diagram of a conventional organic light emitting display device.

Figure 2 is a pixel circuit diagram of an organic electroluminescent display device to which multiple gates are applied according to the first embodiment of the present invention.

FIG. 3 is a waveform diagram for explaining the operation of a pixel circuit of an organic light emitting display device according to a first embodiment of the present invention.

Figure 4 is a circuit diagram of a pixel circuit of an organic light emitting display device to which multiple gates are applied according to a second embodiment of the present invention.

FIG. 5 is a plan view showing an example of a dual gate applied to a pixel circuit of an organic light emitting display device of the present invention.

FIG. 6 is a plan view showing an example of a multiple gate applied to a pixel circuit of an organic electroluminescent display device of the present invention.

FIG. 7a and FIG. 7b are diagrams showing leakage current characteristics in an organic light emitting display device when the switching transistor is composed of a single-gate thin film transistor and when the switching transistor is composed of a dual-gate thin film transistor.

Explanation of symbols for major parts of the drawing

T31, T41: Driving transistors C31, C41: Capacitors

T32, T35, T36, T42, T45, T46: switching transistors

T33, T34: Transistors for threshold voltage compensation

T34, T44: Transistor for initialization EL31, EL41: Organic electroluminescent element

Detailed description of the invention

Purpose of the invention

Technology to which the invention belongs and prior art in that field

The present invention relates to a flat panel display device, and more specifically, to an organic electroluminescent display device in which a transistor driving an EL element is configured with a single gate to maintain on-current characteristics, and a switching transistor is configured with multiple gates to improve leakage current characteristics.

Typically, organic light emitting diode displays can be classified into passive matrix OLEDs and active matrix OLEDs depending on the method of driving the EL elements, and can also be classified into current-driven OLEDs and voltage-driven OLEDs.

AMOLED has a plurality of gate lines, a plurality of data lines, a plurality of common power lines, and a plurality of pixels arranged in a matrix shape and connected to the lines. Each pixel is typically composed of an EL element, two transistors, that is, a switching transistor for transmitting a data signal, a driving transistor for driving the EL element according to the data signal, and one capacitor for maintaining the data voltage. Although such AMOLED has the advantage of low power consumption, there was a problem that the current intensity flowing through the EL element changed over time, causing display unevenness.

This is because the voltage between the gate and source of the driving transistor that drives the EL element, i.e. the threshold voltage of the driving transistor, changes, which changes the current flowing through the EL element. That is, since the threshold voltage of the thin film transistor for the driving transistor changes depending on the manufacturing process variables, it is difficult to manufacture the transistor so that the threshold voltage of all transistors of the AMOLED is the same, and accordingly, there is a deviation in the threshold voltage between pixels.

Figure 1 illustrates a pixel circuit of a conventional organic light emitting display device, and illustrates a pixel circuit of 6 transistors and 1 capacitor.

Referring to FIG. 1, a pixel circuit of a conventional organic electroluminescent display device includes a switching transistor (T12) for transmitting a data signal (VDATAm) provided from a data line according to a current scan signal scan[n] provided from a scan line, a driving transistor (T11) for providing a driving current corresponding to the data signal (VDATAm) provided through the switching transistor (T12), an organic electroluminescent element (EL11) for emitting light corresponding to the driving current applied through the driving transistor (T11), and a capacitor (C11) for storing the data signal (VDATAm).

In addition, the pixel circuit further includes a threshold voltage compensation transistor (T13) for compensating the threshold voltage of the driving transistor (T11), an initialization transistor (T14) for initializing the data signal stored in the capacitor (C11) according to the previous scan signal scan[n-1] applied to the previous scan line, a transistor (T16) for switching the supply of driving current from the driving transistor (T11) to the EL element (EL11) according to the emission control signal em[n], and a transistor (T15) for switching the supply of power voltage (VDD) to the driving transistor (T11) according to the emission control signal em[n].

Typically, in order to effectively drive an EL element in a pixel circuit of an organic light emitting display, it is desirable that the current flowing through the transistor when a driving voltage is applied to the gate is large. In other words, it is desirable that the on-current of the driving transistor is large. On the other hand, it is desirable that the switching transistor has a small off-current. This is because if the off-current is large, the switching transistor acts as a discharge path for the data signal stored in the capacitor (C1) in the off-state, and thus not only cannot sufficiently maintain data for one frame, but also cannot maintain the turn-on state of the driving transistor.

Therefore, it is desirable to use a thin film transistor having a small off-current as the switching transistor, and it is desirable to use a thin film transistor having a large on-current as the driving transistor. However, in conventional organic light emitting displays, since the switching transistor and the driving transistor are manufactured to have the same characteristics through the same manufacturing process, it was not possible to satisfy the on-current characteristics of the driving transistor and the off-current characteristics of the switching transistor.

The technical task that the invention seeks to achieve

Accordingly, the present invention is intended to solve the problems of the prior art as described above, and the purpose of the present invention is to provide a pixel circuit of an organic light emitting display device capable of reducing the leakage current of a switching transistor while maintaining the on-current characteristics of a driving transistor.

Composition and operation of the invention

In order to achieve the above-described object, the present invention provides a pixel circuit of an organic light emitting display device, including a first transistor transmitting a data signal of a voltage level in response to a current scan line signal; a second transistor generating a driving current according to the data signal of the voltage level transmitted through the first transistor; a third transistor detecting and compensating for a threshold voltage deviation of the second transistor; a capacitor storing the data signal of the voltage level transmitted to the second transistor; and an EL element emitting light in response to the driving current generated through the second transistor, wherein the first transistor and the third transistor are provided with multiple gates, and the second transistor has a single gate.

One of the first and third transistors includes a thin film transistor having a dual gate, and the other includes a thin film transistor having multiple gates of more than a dual gate. The pixel circuit further includes a fourth transistor for initialization that discharges a data signal having a voltage level stored in the capacitor in response to a scan signal immediately preceding the current scan signal, a fifth transistor that provides a power voltage to the second transistor in response to a current emission control signal, and a sixth transistor that provides a driving current to the EL element through the second transistor in response to the current emission control signal. The fourth to sixth transistors are configured as multiple gates.

The first transistor is configured as a PMOS transistor having a gate to which a current scan line signal is applied, a source to which a data signal of a voltage level is applied, and a drain connected to the second transistor. The second transistor is configured as a PMOS transistor having a gate connected to one terminal of the capacitor, a source connected to the first transistor, and a drain connected to the EL element. The third transistor is configured as a PMOS transistor having a gate to which a current scan signal is applied, a drain and a source connected to the gate and drain of the second transistor, respectively, so as to connect the second transistor in a diode form in response to the current scan signal to self-compensate a threshold voltage.

In addition, the present invention comprises: a first transistor for transmitting a data signal of a voltage level in response to a current scan line signal during data programming; a second transistor for programming a data signal of a voltage level during data programming and generating a driving current in response to the programmed data signal during light emission; a third transistor for providing a data signal of a voltage level to the second transistor in response to a current scan signal during data programming; a capacitor for storing a data signal of a voltage level transmitted to the second transistor to maintain the data signal of a voltage level programmed in the second transistor during data programming; a fourth transistor for transmitting a power voltage to the second transistor during light emission; a fifth transistor for transmitting a driving current provided from the second transistor according to the data signal of a voltage level during light emission; a sixth transistor for initialization for discharging a data signal of a voltage level stored in the capacitor in response to a scan signal immediately preceding the current scan signal during initialization; Provided is a pixel circuit of an organic electroluminescent display device including an EL element that emits light in response to a driving current transmitted through the fifth transistor, wherein the first, third, fourth, fifth and sixth transistors have multiple gates and the second transistor has a single gate.

Some of the first, third, fourth, fifth and sixth transistors include thin film transistors having dual gates, and the rest include thin film transistors having multiple gates greater than or equal to dual gates.

In addition, the present invention comprises a first transistor having a gate to which a current scan signal is applied and a source to which a data signal of a voltage level is applied; a second transistor having a source connected to a drain of the first transistor; a third transistor having a drain and a source respectively connected between the gate and the drain of the second transistor; a fourth transistor having a gate to which a current emission control signal is applied, a source to which a power voltage is applied, and a drain connected to the source of the second transistor; a fifth transistor having a gate to which the current emission control signal is applied, a source connected to the drain of the second transistor, and a drain connected to one terminal of the EL element; a sixth transistor having a gate to which a scan signal immediately preceding the current scan signal is applied, a source connected to one terminal of the capacitor, and an initialization voltage applied to the other terminal; A pixel circuit of an organic light emitting display device is provided, comprising a light emitting element having one terminal connected to the drain of the fifth transistor and the other terminal grounded; a capacitor having one terminal connected to the gate of the second transistor and a power supply voltage applied to the other terminal; wherein the first, third, fourth, fifth and sixth transistors have multiple gates and the second transistor has a single gate.

In addition, it includes a first transistor that transmits a data signal of a voltage level in response to a current scan line signal; a second transistor that generates a driving current according to the data signal of the voltage level transmitted through the first transistor; a third transistor for detecting and self-compensating a threshold voltage deviation of the second transistor; a capacitor for storing the data signal of the voltage level transmitted to the second transistor; and an EL element that emits light in response to the driving current generated through the second transistor, wherein the first transistor and the third transistor are provided with multiple gates, the second transistor has a single gate, and the first and third transistors each have an active layer including a plurality of body portions and a plurality of connection portions connecting one side of the body portions; Provided is a pixel circuit of an organic light emitting display device including gate electrodes arranged to intersect the active layer, wherein a portion of the gate electrodes overlapping the active layer functions as a multiple gate.

Hereinafter, embodiments of the present invention will be described with reference to the attached drawings.

Fig. 2 illustrates a pixel circuit of an organic electroluminescent display device according to a first embodiment of the present invention. The organic electroluminescent display device according to the first embodiment of the present invention includes a plurality of gate lines, a plurality of data lines, a plurality of power lines, and a plurality of light emission control lines, and a plurality of pixels arranged respectively on corresponding gate lines, data lines, power lines, and light emission control lines among the plurality of gate lines, data lines, power lines, and light emission control lines. Fig. 2 illustrates a circuit for one pixel arranged on corresponding gate lines (n-th gate line), data lines (m-th data line), power lines (m-th power line), and light emission control lines (m-th light emission control line) among a plurality of pixels.

Referring to FIG. 2, the pixel circuit of the organic electroluminescent display device of the present invention comprises an organic electroluminescent element (EL31) that emits light corresponding to an applied driving current, a first switching transistor (T32) for switching a data signal (VDAT_m) of a voltage level applied to a corresponding data line in response to a current scan line signal scan[n] applied to a corresponding scan line, and a driving transistor (T31) for supplying a driving current to the organic electroluminescent element corresponding to the data signal input to a gate through the first switching transistor (T32).

The above first switching transistor (T32) is configured as a p-type thin film transistor to which a current scan signal scan[n] applied to a scan line corresponding to a gate and a data signal (VDATAm) of a voltage level applied to a data line corresponding to a source are applied, and the drain is connected to the source of the driving transistor (T31).

The above driving transistor (T31) is composed of a p-type thin film transistor in which the gate is connected to one terminal of a capacitor (C31), the drain is connected to the anode electrode of the EL element (EL31) in which the cathode electrode is connected to ground, and the source is connected to the drain of the transistor (T35).

The pixel circuit of the present invention further includes a threshold voltage compensation transistor (T33) for compensating the threshold voltage of the driving transistor (T31), a capacitor (C31) for storing a data signal applied to the gate of the driving transistor (T31), and an initialization transistor (T34) for initializing the data signal stored in the capacitor (31) in response to a previous scan signal scan[n-1] applied to a scan line immediately preceding the corresponding scan line.

The above threshold voltage compensation transistor (T33) is configured as a p-type thin film transistor whose drain and source are respectively connected to the gate and drain of the driving transistor (T31) and whose gate is applied with the current scan signal scan[n]. A power voltage (VDD) is supplied from a corresponding power line to the other side of the capacitor (C31). The transistor (T34) is configured as a p-type thin film transistor whose gate is applied with the previous scan signal scan[n-1], whose source is connected to one terminal of the capacitor (C21), and whose drain is applied with an initialization voltage (Vinti).

In addition, the pixel circuit further includes a second switching transistor (T35) for providing the power voltage (VDD) to the driving transistor (T31) in response to the current emission signal emi[n], and a third switching transistor (T36) for providing the driving current generated through the driving transistor (T31) to the EL element (EL31) in response to the current emission signal emi[n].

The second switching transistor (T35) is configured as a p-type thin film transistor having a gate to which the current emission signal emi[n] is applied, a source to which a power voltage is applied from the corresponding power voltage line, and a drain connected to the source of the driving transistor (T32). The third switching transistor (T36) is configured as a p-type thin film transistor having a gate to which the current emission signal emi[n] is applied, a source connected to the drain of the driving transistor (T31), and a drain connected to one end of the EL element (EL31).

In the pixel circuit having the configuration described above, the driving transistor is configured as a single gate in order to maintain excellent on-current characteristics. In addition, in order to maintain low off-current characteristics, the transistor (T33) for threshold voltage compensation, which directly affects maintaining the data signal of the capacitor, and the transistor (T31) for switching the data signal (VDATAm) are configured as dual gates.

The operation of the pixel circuit of the present invention having the configuration described above is described as follows with reference to FIG. 3.

First, during the initialization operation, as illustrated in FIG. 3, in the initialization section where the previous scan signal scan[n-1] is at a low level and the current scan signal scan[n] and the emission control signal emi[n] are at a high level, the transistor (T34) is turned on by the previous scan signal scan[n-1], and the other transistors (T31-T33) and (T35-T36) are turned off by the current scan signal scan[n] and the current emission control signal emi[n], so that the data stored in the capacitor (C31), i.e., the gate voltage of the driving transistor (T31), is initialized.

Next, when the data program is operated, as shown in FIG. 3, in the program section where the previous scan signal scan[n-1] is at a high level, the current scan signal scan[n] is at a low level, and the current light emission control signal emi[n] is at a high level, the transistor (T34) is turned off, and the transistor (T33) is turned on by the current scan signal scan[n] at a low level, so that the driving transistor (T31) is connected in a diode form.

At this time, the switching transistor (T32) is turned on, and the switching transistors (T35) and (T36) are turned off to form a data program path, so that the data voltage VDATAm applied to the corresponding data line is provided to the gate of the driving transistor (T31) through the threshold voltage compensation transistor (T33).

Finally, in the emission section in which the previous scan signal scan[n-1] is at a high level, the current scan signal scan[n] becomes a high level, and the current emission control signal emi[n] becomes a low level, as shown in FIG. 3, the switching transistors (T35) and (T36) are turned on, the initialization transistor (T34) is turned off, and the threshold voltage compensation transistor (T33) and the switching transistor (T32) are turned off.

Accordingly, a driving current generated in response to a data signal of a voltage level applied to the gate of the driving transistor (T31) is provided to the organic EL element (EL31) through the transistor (T31), and the organic EL element (EL31) emits light.

As described above, in the present invention, since the deviation of the threshold voltage of the current driving transistor (T31) is detected through the transistor (T33) and compensated for on its own, the current flowing to the organic EL element can be finely controlled. In addition, since the switching transistor (T32) and the threshold voltage compensation transistor (T33) are configured as dual gates, the off-state current is reduced when the switching transistor (T32) and the threshold voltage compensation transistor (T33) are turned off by the scan signal scan[n] in the program section and the emission section excluding the initialization section, thereby preventing leakage current, and thus data can be stably maintained in the capacitor (C31).

FIG. 4 illustrates a configuration diagram of a pixel circuit of an organic light emitting display device according to a second embodiment of the present invention.

Referring to FIG. 4, the pixel circuit of the organic light emitting display device according to the second embodiment is composed of six transistors and one capacitor, including an EL element (EL41), a data switching transistor (T42), a driving transistor (T41), a threshold voltage compensation transistor (T43), a capacitor (C41), an initialization transistor (T44), a transistor (T45) for switching a power supply voltage (VDD), and a transistor (T46) for controlling the flow of driving current from the driving transistor (T42) to the EL element (EL41), similar to the pixel circuit of the first embodiment.

However, the pixel circuit of the organic light emitting display device according to the second embodiment is different only in that all of the switching transistors (T42-T46) except for the driving transistor (T41) are configured as dual gates. Therefore, the pixel circuit according to the second embodiment can further improve the off-current characteristics of the switching transistors when they are off, thereby reducing the leakage current.

FIG. 5 illustrates a first embodiment of a multi-gate thin film transistor according to an embodiment of the present invention. Referring to FIG. 5, an active layer (110) and a gate electrode (120) are arranged on an insulating substrate (100). The active layer (110) has a "y" shape, consisting of a body portion (110a) and a connecting portion (110b) connecting the body portion (110a), and the gate electrode (120) is arranged to intersect the body portion (110a) of the active layer (110).

Accordingly, the active layer (110) has a dual channel layer in which the portion overlapping with the gate electrode (120) functions as a channel layer (113, 117), and the gate electrode (120) has a dual gate in which the portion overlapping with the active layer (110) functions as a gate (123, 127). The portions on both sides of the gate electrode (120) in the active layer (110) serve as impurity regions, which serve as source regions (111, 119) and drain regions (115).

Fig. 6 illustrates a second embodiment of a multi-gate thin film transistor according to an embodiment of the present invention. Referring to Fig. 6, an active layer (210) and a gate electrode (220) are arranged on an insulating substrate (200). The active layer (210) has a "y" shape, which is composed of a body portion (210a) and a connecting portion (210b) connecting the body portion (210a), and the gate electrode (220) has one slot (229) intersecting the body portion (210a) of the active layer (210).

Accordingly, the active layer (210) has a multi-channel layer in which the portion overlapping with the gate electrode (220) functions as a channel layer (212, 214, 216, 218), and the gate electrode (220) has a multi-gate in which the portion overlapping with the active layer (210) functions as a gate (222, 224, 226, 228). In the active layer (210), the portions on both sides of the gate electrode (220) and the portion within the slot (229) serve as impurity regions and function as source regions (211, 215, 219) and drain regions (213, 217).

FIGS. 7A and 7B illustrate leakage current characteristics when the switching transistor of an organic light emitting display device according to an embodiment of the present invention is configured as a dual-gate thin film transistor and when the conventional switching transistor is configured as a single-gate. FIG. 7A illustrates the leakage current characteristic of the switching transistor with respect to the current value flowing through the EL element, and FIG. 7B illustrates the ratio of the leakage current of the switching transistor with respect to the current value flowing through the EL element. Referring to FIGS. 7A and 7B, as the current flowing through the EL element increases, the leakage current of the switching transistor increases, and it can be seen that the leakage current can be reduced when the switching transistor is configured as a dual-gate rather than a single-gate.

The pixel circuit of the present invention, which reduces the off-state leakage current of the switching transistor by configuring the switching transistor with multiple gates, can be applied to pixel circuits having various configurations. In addition, the pixel circuit can be configured with not only P-type thin film transistors but also N-type thin film transistors and CMOS thin film transistors, and can also be configured with a combination of N-type and P-type transistors.

In addition to the multiple structure exemplified above, various multiple-gate structures can be applied to the switching transistor. Moreover, some of the switching transistors can be implemented as thin-film transistors having dual gates, and the remaining transistors can be implemented as multiple gates having more than dual gates. Meanwhile, the driving transistor can be implemented as a thin-film transistor having a conventional single gate.

Effect of invention

According to the embodiment of the present invention as described above, by configuring the driving transistor as a single gate and implementing the switching transistor as a multiple gate, there is an advantage in that the off-current characteristic of the switching transistor can be improved while maintaining the excellent on-current characteristic of the driving transistor.

Although the present invention has been described above with reference to preferred embodiments thereof, it will be understood by those skilled in the art that various modifications and changes may be made to the present invention without departing from the spirit and scope of the present invention as set forth in the claims below.

(57) Scope of the claim

Claim 1.

A first transistor that transmits a data signal of a voltage level in response to the current scan line signal;

A second transistor that generates a driving current according to a data signal of a voltage level transmitted through the first transistor;

A third transistor for detecting and compensating for the threshold voltage deviation of the second transistor;

A capacitor for storing a data signal of a voltage level transmitted to the second transistor;

It includes an EL element that emits light in response to the driving current generated through the second transistor.

A pixel circuit of an organic light emitting display device, characterized in that the first transistor and the third transistor are provided with multiple gates, and the second transistor is provided with a single gate.

Claim 2.

A pixel circuit of an organic light emitting display device, characterized in that in the first paragraph, it further includes a fourth transistor for initialization that discharges a data signal of a voltage level stored in the capacitor in response to a scan signal immediately preceding the current scan signal.

Claim 3.

A pixel circuit of an organic light emitting display device, characterized in that, in the first paragraph, one of the first and third transistors includes a thin film transistor having a dual gate, and the other one includes a thin film transistor having multiple gates of a dual gate or more.

Claim 4.

A pixel circuit of an organic light emitting display device, characterized in that in the third paragraph, the fourth transistor is configured with multiple gates.

Claim 5.

In the first paragraph, a fifth transistor for providing a power voltage to the second transistor in response to the current light emission control signal;

A pixel circuit of an organic electroluminescent display device, characterized in that it further includes a sixth transistor that provides a driving current to the EL element through the second transistor in response to the current emission control signal.

Claim 6.

A pixel circuit of an organic light emitting display device, characterized in that in claim 4, the fifth and sixth transistors are configured with multiple gates.

Claim 7.

A pixel circuit of an organic light emitting display device, characterized in that in the first paragraph, the first transistor is configured as a PMOS transistor to which a current scan line signal is applied to a gate, a data signal of a voltage level is applied to a source, and a drain is connected to the second transistor.

Claim 8.

A pixel circuit of an organic light emitting display device, characterized in that in the first paragraph, the second transistor is configured as a PMOS transistor having a gate connected to one terminal of the capacitor, a source connected to the first transistor, and a drain connected to the EL element.

Claim 9.

In the 8th paragraph, the third transistor is a PMOS transistor having a current scan signal applied to the gate and a drain and a source connected to the gate and drain of the second transistor, respectively, so as to connect the second transistor in a diode form in response to the current scan signal to self-compensate the threshold voltage.

Claim 10.

A first transistor that transmits a data signal of a voltage level in response to the current scan line signal during a data program;

A second transistor that programs a data signal of a voltage level when programming data, and generates a driving current in response to the programmed data signal when emitting light;

A third transistor for providing a data signal of a voltage level to the second transistor in response to a current scan signal during a data program;

A capacitor for storing a data signal of a voltage level transmitted to the second transistor to maintain the data signal of a voltage level programmed in the second transistor during data programming;

A fourth transistor for transmitting power voltage to the second transistor when emitting light;

A fifth transistor that transmits the driving current provided from the second transistor according to the data signal of the voltage level when emitting light;

A sixth transistor for initialization that discharges a data signal of a voltage level stored in the capacitor in response to a scan signal immediately preceding the current scan signal during initialization;

It includes an EL element that emits light in response to the driving current transmitted through the fifth transistor.

A pixel circuit of an organic light emitting display device, characterized in that the first, third, fourth, fifth and sixth transistors have multiple gates, and the second transistor has a single gate.

Claim 11.

A pixel circuit of an organic light emitting display device, characterized in that, in claim 10, some of the first, third, fourth, fifth and sixth transistors include thin film transistors having dual gates, and the rest include thin film transistors having multiple gates greater than or equal to dual gates.

Claim 12.

A first transistor to which a current scan signal is applied to a gate and a voltage level data signal is applied to a source;

A second transistor having a source connected to the drain of the first transistor;

A third transistor, the drain and source of which are respectively connected between the gate and drain of the second transistor;

A fourth transistor having a current emission control signal applied to the gate, a power voltage applied to the source, and a drain connected to the source of the second transistor;

A fifth transistor having the current emission control signal applied to the gate, the source connected to the drain of the second transistor, and the drain connected to one terminal of the EL element;

A sixth transistor having a gate to which a scan signal immediately preceding the current scan signal is applied, a source connected to one terminal of the capacitor, and an initialization voltage applied to the other terminal;

A light emitting element having one terminal connected to the drain of the fifth transistor and the other terminal grounded;

It includes a capacitor having one terminal connected to the gate of the second transistor and a power voltage applied to the other terminal.

A pixel circuit of an organic light emitting display device, characterized in that the first, third, fourth, fifth and sixth transistors have multiple gates, and the second transistor has a single gate.

Claim 13.

A pixel circuit of an organic light emitting display device, characterized in that, in claim 12, some of the first, third, fourth, fifth and sixth transistors include thin film transistors having dual gates, and the rest include thin film transistors having multiple gates greater than or equal to dual gates.

Claim 14.

A first transistor that transmits a data signal of a voltage level in response to the current scan line signal;

A second transistor that generates a driving current according to a data signal of a voltage level transmitted through the first transistor;

A third transistor for detecting and compensating for the threshold voltage deviation of the second transistor;

A capacitor for storing a data signal of a voltage level transmitted to the second transistor;

It includes an EL element that emits light in response to the driving current generated through the second transistor.

The first transistor and the third transistor are provided with multiple gates, and the second transistor is provided with a single gate.

The first and third transistors are respectively

An active layer having a plurality of body parts and a plurality of connecting parts connecting one side of the body parts;

It includes a gate electrode arranged to intersect the above active layer,

A pixel circuit of an organic electroluminescent display device characterized in that a portion of the gate electrode overlapping the active layer functions as a multiple gate.

Claim 15.

A pixel circuit of an organic light emitting display device, characterized in that in claim 14, the gate electrodes of the first and third thin film transistors have at least one slot intersecting the active layer.

Claim 16.

A pixel circuit of an organic light emitting display device, characterized in that, in claim 14, one of the first and third transistors includes a thin film transistor having a dual gate, and the other includes a thin film transistor having multiple gates greater than the dual gate.

Claim 17.

In the 14th paragraph, a fourth transistor for initialization that discharges a data signal of a voltage level stored in the capacitor in response to a scan signal immediately preceding the current scan signal;

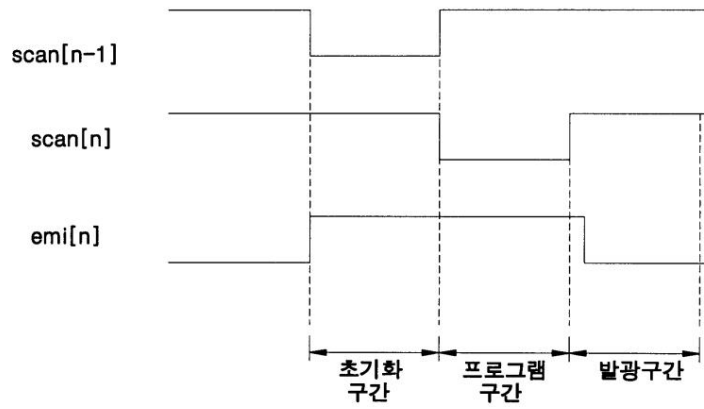
A fifth transistor for providing a power voltage to the second transistor in response to the current emission control signal;

It further includes a sixth transistor that provides a driving current to the EL element through the second transistor in response to the current emission control signal.

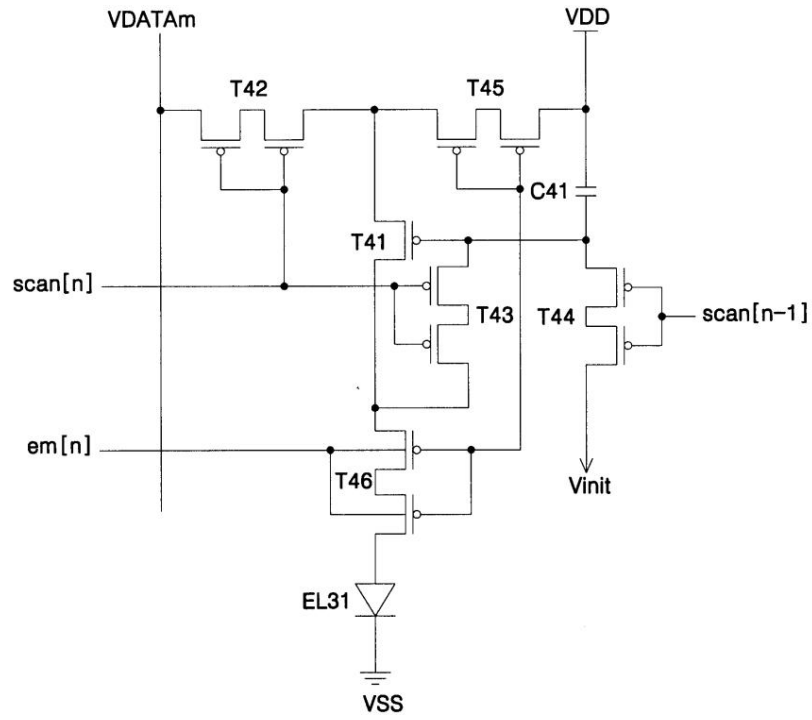
A pixel circuit of an organic light emitting display device, characterized in that the fourth to sixth transistors include thin film transistors having multiple gates.

floor plan

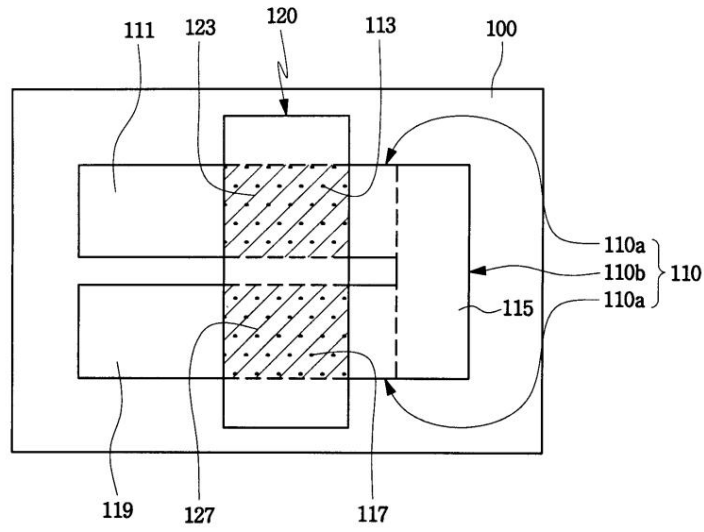
Drawing 3



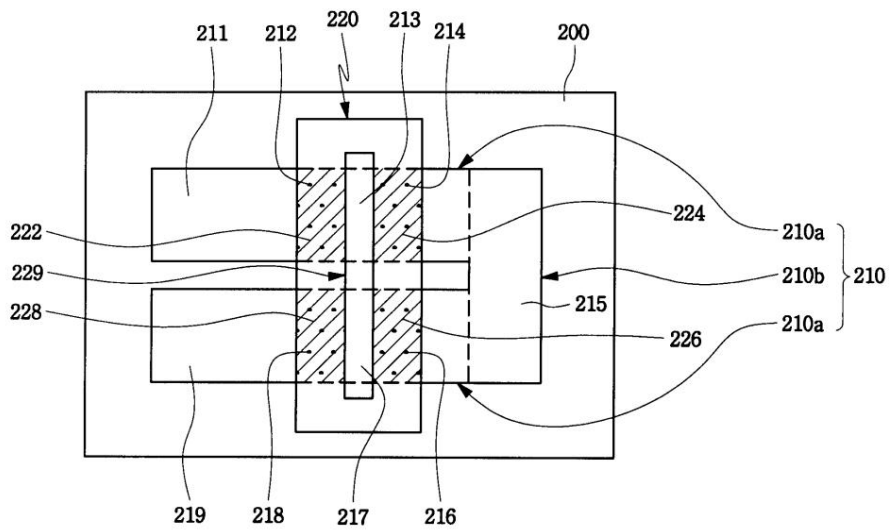
Drawing 4



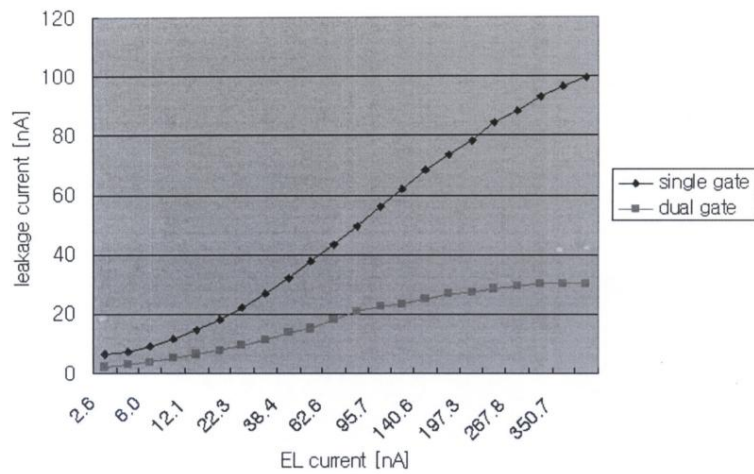
Drawing 5



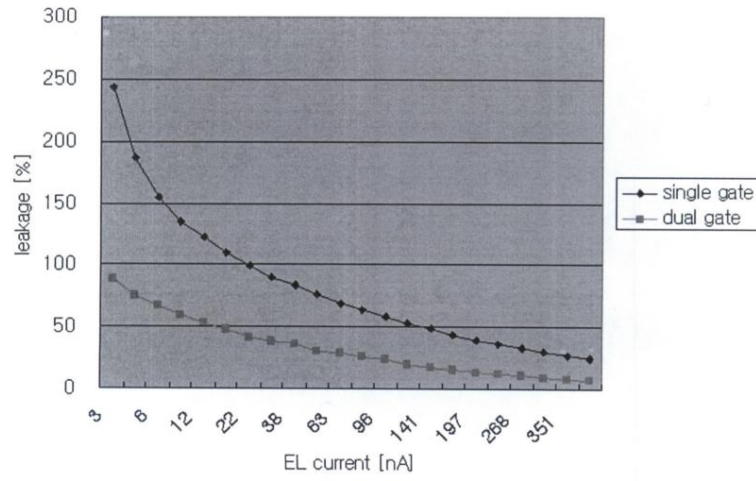
Drawing 6



Drawing 7a



Drawing 7b



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G09G 3/30

(11) 공개번호 10-2005-0052033
(43) 공개일자 2005년06월02일

(21) 출원번호 10-2003-0085852
(22) 출원일자 2003년11월28일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 김양완
서울특별시관악구신림2동98-209

(74) 대리인 박상수

심사청구 : 있음

(54) 유기전계 발광표시장치의 화소회로

요약

본 발명은 문턱전압을 높은 계조표현을 할 수 있는 유기전계 발광표시장치에 있어서, 스위칭 트랜지스터를 멀티게이트로 형성하여 스위칭 트랜지스터의 오프시 누설전류를 감소시킬 수 있는 화소회로를 개시한다.

본 발명의 화소회로는 데이터 프로그램시 현재 스캔라인신호에 응답하여 전압레벨의 데이터신호를 전달하는 제1트랜지스터와; 데이터 프로그램시 전압레벨의 데이터신호를 프로그램하고, 발광시 프로그램된 데이터신호에 응답하여 EL 소자의 구동전류를 발생하는 제2트랜지스터와; 데이터 프로그램시 현재스캔신호에 응답하여 전압레벨의 데이터신호를 상기 제2트랜지스터로 제공하기 위한 제3트랜지스터와; 데이터 프로그램시 제2트랜지스터에 프로그램된 전압레벨의 데이터신호를 유지시켜 주기 위한 상기 제2트랜지스터에 전달되는 전압레벨의 데이터신호를 저장하기 위한 캐패시터와; 발광시 전압전압을 제2트랜지스터에 전달하기 위한 제4트랜지스터와; 발광시 전압레벨의 데이터신호에 따라 제2트랜지스터로부터 제공되는 구동전류를 전달하는 제5트랜지스터를 포함하며, 상기 제1, 3, 4, 5 및 6 트랜지스터는 멀티플 게이트를 구비하고, 제2트랜지스터는 단일 게이트를 구비한다.

대표도

도 2

명세서

도면의 간단한 설명

도 1은 종래의 유기전계 발광표시장치의 화소회로도,

도 2은 본 발명의 제1실시예에 따른 멀티플 게이트가 적용된 유기전계 발광표시장치의 화소회로도,

도 3은 본 발명의 제1실시예에 따른 유기전계 발광표시장치 화소회로의 동작을 설명하기 위한 파형도,

도 4는 본 발명의 제2실시예에 따른 멀티플 게이트가 적용된 유기전계 발광표시장치의 화소회로의 회로구성도,

도 5은 본 발명의 유기전계 발광표시장치의 화소회로에 적용된 듀얼게이트의 일예를 도시한 평면도,

도 6은 본 발명의 유기전계 발광표시장치의 화소회로에 적용된 멀티플 게이트의 일예를 도시한 평면도,

도 7a 내지 도 7b는 유기전계 발광표시장치에 있어서, 스위칭 트랜지스터가 단일 게이트 박막 트랜지스터로 구성되는 경우와 듀얼 게이트 박막 트랜지스터로 구성되는 경우의 누설전류 특성을 도시한 도면,

도면의 주요 부분에 대한 부호의 설명

- T31, T41 : 구동 트랜지스터 C31, C41 : 캐패시터
- T32, T35, T36, T42, T45, T46: 스위칭 트랜지스터
- T33, T34 : 문턱전압보상용 트랜지스터
- T34, T44 : 초기화용 트랜지스터 EL31, EL41 : 유기전계 발광소자

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 평판표시장치에 관한 것으로서, 보다 구체적으로는 EL소자를 구동하는 트랜지스터는 단일 게이트로 구성되어 온전류특성을 유지하고, 스위칭 트랜지스터는 멀티플 게이트로 구성되어 누설전류특성을 개선할 수 있는 유기전계 발광표시장치에 관한 것이다.

통상적으로, 유기전계 발광표시장치는 EL소자를 구동하는 방식에 따라 패시브 매트릭스형 OLED와 액티브 매트릭스형 OLED로 분류하고, 전류구동방식의 OLED와 전압구동방식의 OLED로 분류할 수 있다.

AMOLED는 복수개의 게이트라인, 복수개의 데이터 라인 및 복수개의 공통전원라인과, 상기 라인들에 연결되어 매트릭스형태로 배열되는 복수개의 화소를 구비한다. 각 화소는 통상적으로 EL소자, 2개의 트랜지스터, 즉 데이터신호를 전달하기 위한 스위칭 트랜지스터와, 상기 데이터신호에 따라 상기 EL 소자를 구동시켜 주기위한 구동트랜지스터와, 상기 데이터전압을 유지시켜 주기위한 하나의 캐패시터로 이루어진다. 이러한 AMOLED는 소비전력이 적은 이점이 있지만, 시간에 따라 EL소자를 통해 흐르는 전류세기가 변하여 표시불균일을 초래하는 문제점이 있었다.

이들 EL소자를 구동하는 구동 트랜지스터의 게이트와 소오스간의 전압, 즉 구동 트랜지스터의 문턱전압(threshold voltage)이 변하여 EL 소자를 통해 흐르는 전류가 변하기 때문이다. 즉, 상기 구동 트랜지스터용 박막 트랜지스터는 제조공정변수에 따라 문턱전압이 변하게 되므로, AMOLED의 모든 트랜지스터의 문턱전압이 동일하게 되도록 트랜지스터를 제조하는 것이 어려우며, 이에 따라 화소간 문턱전압의 편차가 존재하기 때문이다.

도 1은 종래의 유기전계 발광표시장치의 화소회로를 도시한 것으로서, 6 트랜지스터와 1캐패시터의 화소회로를 도시한 것이다.

도 1을 참조하면, 종래의 유기전계 발광표시장치의 화소회로는 스캔라인으로부터 제공되는 현재 스캔신호 scan[n]에 따라 데이터라인으로부터 제공되는 데이터신호(VDATAm)를 전달하기 위한 스위칭 트랜지스터(T12)와, 상기 스위칭 트랜지스터(T12)를 통해 제공되는 데이터신호(VDATAm)에 반응하는 구동전류를 제공하기 위한 구동트랜지스터(T11)와, 상기 구동트랜지스터(T11)를 통해 인가되는 구동전류에 반응하는 빛을 발광하는 유기전계 발광소자(EL11)와, 상기 데이터신호(VDATAm)를 저장하기 위한 캐패시터(C11)를 구비한다.

또한, 화소회로는 상기 구동 트랜지스터(T11)의 문턱전압을 보상하기 위한 문턱전압보상용 트랜지스터(T13), 이전 스캔라인에 인가되는 이전스캔신호 scan[n-1]에 따라 상기 캐패시터(C11)에 저장된 데이터신호를 초기화시켜 주기 위한 초기화용 트랜지스터(T14)와, 발광제어신호 em[n]에 따라 상기 구동트랜지스터(T11)로부터 EL 소자(EL11)로 구동전류의 공급을 스위칭하는 트랜지스터(T16)와, 상기 발광제어신호 em[n]에 따라 상기 구동트랜지스터(T11)로의 전원전압(VDD)의 공급을 스위칭하는 트랜지스터(T15)를 더 포함한다.

통상적으로, 유기전계 발광표시장치의 화소회로에 있어서, EL소자를 효과적으로 구동하기 위해서는, 게이트에 구동전압이 인가되었을 때 트랜지스터를 통해 흐르는 전류가 큰 것이 바람직하다. 즉, 구동 트랜지스터의 온전류가 큰 것이 좋다. 한편, 스위칭 트랜지스터는 오프전류가 작은 것이 바람직한데, 오프전류가 크면 오프상태에서 스위칭 트랜지스터가 캐패시터(C1)에 저장된 데이터신호의 방전패스로 작용하므로, 1프레임동안 데이터를 충분히 유지시켜 줄 수 없을 뿐만 아니라 구동 트랜지스터의 턴온상태를 유지시켜 줄 수 없기 때문이다.

따라서, 스위칭 트랜지스터는 오프전류가 작은 박막 트랜지스터를 사용함이 바람직하고, 구동 트랜지스터는 온전류가 큰 박막 트랜지스터를 사용함이 바람직하다. 그러나, 종래의 유기전계 발광표시장치에서 스위칭 트랜지스터와 구동 트랜지스터가 동일한 제조공정을 통해 동일한 특성을 갖도록 제조되므로, 상기 구동트랜지스터의 온전류특성과 스위칭 트랜지스터의 오프전류특성을 만족시킬 수가 없었다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기한 바와같은 종래 기술의 문제점을 해결하기 위한 것으로서, 구동 트랜지스터의 온전류 특성을 유지하면서 스위칭 트랜지스터의 누설전류를 감소시킬 수 있는 유기전계 발광표시장치의 화소회로를 제공하는 데 그 목적이 있다.

발명의 구성 및 작용

상기한 바와 같은 목적을 달성하기 위하여, 본 발명은 현재 스캔라인신호에 응답하여 전압레벨의 데이터신호를 전달하는 제1트랜지스터와; 상기 제1트랜지스터를 통해 전달되는 전압레벨의 데이터신호에 따라 구동전류를 발생하는 제2트랜지스터와; 상기 제2트랜지스터의 문턱전압편차를 검출하여 자체 보상하기 위한 제3트랜지스터와; 상기 제2트랜지스터에 전달되는 전압레벨의 데이터신호를 저장하기 위한 캐패시터와; 상기 제2트랜지스터를 통해 발생하는 구동전류에 대응하여 빛을 발광하는 EL소자를 포함하며, 상기 제1트랜지스터와 제3트랜지스터는 멀티플게이트로 구비하고, 상기 제2트랜지스터는 단일 게이트를 구비하는 유기전계 발광표시장치의 화소회로를 제공한다.

제1 및 제3트랜지스터중 하나는 듀얼게이트를 갖는 박막 트랜지스터를 포함하고, 나머지 하나는 듀얼게이트이상의 멀티플 게이트를 구비하는 박막 트랜지스터를 포함한다. 상기 화소회로는 상기 현재 스캔신호의 바로 이전의 스캔신호에 응답하여 상기 캐패시터에 저장된 전압레벨의 데이터신호를 방전시켜 주는 초기화용 제4트랜지스터와, 현재발광제어신호에 의해 응답하여 전원전압을 상기 제2트랜지스터로 제공하기 위한 제5트랜지스터와; 상기 현재발광제어신호에 응답하여 상기 제2트랜지스터를 통해 EL소자로 구동전류를 제공하는 제6트랜지스터를 더 포함한다. 상기 제4 내지 제6트랜지스터는 멀티플 게이트로 구성된다.

상기 제1트랜지스터는 현재 스캔라인신호가 게이트에 인가되고, 전압레벨의 데이터신호가 소오스에 인가되며, 드레인이 상기 제2트랜지스터에 연결되는 PMOS 트랜지스터로 구성된다. 상기 제2트랜지스터는 게이트가 상기 캐패시터의 일측단자에 연결되고, 소오스가 제1트랜지스터에 연결되며, 드레인이 상기 EL소자에 연결되는 PMOS 트랜지스터로 구성된다. 상기 제3트랜지스터는 현재 스캔신호가 게이트에 인가되고 제2트랜지스터의 게이트와 드레인에 각각 드레인과 소오스가 연결되어, 현재 스캔신호에 응답하여 제2트랜지스터를 다이오드형태로 연결시켜 문턱전압을 자체보상시켜 주기 위한 PMOS트랜지스터로 구성된다.

또한, 본 발명은 데이터 프로그램시 현재 스캔라인신호에 응답하여 전압레벨의 데이터신호를 전달하는 제1트랜지스터와; 데이터 프로그램시 전압레벨의 데이터신호를 프로그램하고, 발광시 프로그램된 데이터신호에 응답하여 구동전류를 발생하는 제2트랜지스터와; 데이터 프로그램시 현재스캔신호에 응답하여 전압레벨의 데이터신호를 상기 제2트랜지스터로 제공하기 위한 제3트랜지스터와; 데이터 프로그램시 제2트랜지스터에 프로그램된 전압레벨의 데이터신호를 유지시켜 주기 위한 상기 제2트랜지스터에 전달되는 전압레벨의 데이터신호를 저장하기 위한 캐패시터와; 발광시 전원전압을 제2트랜지스터에 전달하기 위한 제4트랜지스터와; 발광시 전압레벨의 데이터신호에 따라 제2트랜지스터로부터 제공되는 구동전류를 전달하는 제5트랜지스터와; 초기화시 상기 현재 스캔신호의 바로 이전의 스캔신호에 응답하여 상기 캐패시터에 저장된 전압레벨의 데이터신호를 방전시켜 주는 초기화용 제6트랜지스터와; 상기 제5트랜지스터를 통해 전달되는 구동전류에 대응하여 빛을 발광하는 EL소자를 포함하며, 상기 제1, 3, 4, 5 및 6 트랜지스터는 멀티플 게이트를 구비하고, 제2트랜지스터는 단일 게이트를 구비하는 유기전계 발광표시장치의 화소회로를 제공한다.

제1, 3, 4, 5 및 제6트랜지스터중 일부는 듀얼게이트를 갖는 박막 트랜지스터를 포함하고, 나머지는 듀얼게이트이상의 멀티플 게이트를 구비하는 박막 트랜지스터를 포함한다.

또한, 본 발명은 게이트에 현재 스캔신호가 인가되고, 소오스에 전압레벨의 데이터신호가 인가되는 제1트랜지스터와; 상기 제1트랜지스터의 드레인에 소오스가 연결되는 제2트랜지스터와; 상기 제2트랜지스터의 게이트와 드레인 사이에 각각 드레인과 소오스가 각각 연결되는 제3트랜지스터와; 현재발광제어신호가 게이트에 인가되고, 소오스에 전원전압이 인가되며, 드레인이 상기 제2트랜지스터의 소오스에 연결되는 제4트랜지스터와; 상기 현재발광제어신호가 게이트에 인가되고, 소오스가 상기 제2트랜지스터의 드레인에 연결되며, 드레인이 상기 EL 소자의 일측단자에 연결되는 제5트랜지스터와; 게이트에 상기 현재스캔신호 바로 이전의 스캔신호가 인가되고, 소오스가 상기 캐패시터의 일측단자에 연결되며, 타측단자에 초기화전압이 인가되는 제6트랜지스터와; 상기 제5트랜지스터의 드레인에 일측단자가 연결되고, 타측단자가 접지된 발광소자와; 상기 제2트랜지스터의 게이트에 일측단자가 연결되고, 타측단자에 전원전압이 인가되는 캐패시터를 포함하며, 제1, 3, 4, 5 및 6 트랜지스터는 멀티플 게이트를 구비하고, 제2트랜지스터는 단일게이트로 구성되는 유기전계 발광표시장치의 화소회로를 제공한다.

또한, 현재 스캔라인신호에 응답하여 전압레벨의 데이터신호를 전달하는 제1트랜지스터와; 상기 제1트랜지스터를 통해 전달되는 전압레벨의 데이터신호에 따라 구동전류를 발생하는 제2트랜지스터와; 상기 제2트랜지스터의 문턱전압편차를 검출하여 자체 보상하기 위한 제3트랜지스터와; 상기 제2트랜지스터에 전달되는 전압레벨의 데이터신호를 저장하기 위한 캐패시터와; 상기 제2트랜지스터를 통해 발생하는 구동전류에 대응하여 빛을 발광하는 EL소자를 포함하며, 상기 제1트랜지스터와 제3트랜지스터는 멀티플게이트로 구비하고, 상기 제2트랜지스터는 단일 게이트를 구비하며, 상기 제1 및 제3트랜지스터는 각각 다수의 바디부와, 상기 바디부의 일측을 연결하는 다수의 연결부를 구비하는 액티브층과; 상기 액티브층과 교차하도록 배열된 게이트전극을 포함하며, 상기 게이트전극중 상기 액티브층과 오버랩되는 부분이 멀티플게이트로 작용하는 유기전계 발광표시장치의 화소회로를 제공한다.

이하, 본 발명의 실시예를 첨부된 도면을 참조하여 설명하면 다음과 같다.

도 2는 본 발명의 제1실시예에 따른 유기전계 발광표시장치의 화소회로를 도시한 것이다. 본 발명의 제1실시예에 따른 유기전계 발광표시장치는 복수개의 게이트라인, 복수개의 데이터라인, 복수개의 전원라인 및 복수개의 발광제어라인과, 상기 복수개의 게이트라인, 데이터라인, 전원라인 및 발광제어라인중 해당하는 게이트라인, 데이터라인, 전원라인 및 발광제어라인에 각각 배열되는 복수개의 화소를 포함한다. 도 2에는 다수의 화소중 해당하는 게이트라인(n번째 게이트라인), 데이터라인(m번째 데이터라인), 전원라인(m번째 전원라인) 및 발광제어라인(m번째 발광제어라인)에 배열된 하나의 화소에 대하여 회로를 한정 도시한 것이다.

도 2를 참조하면, 본 발명의 유기전계 발광표시장치의 화소회로는 인가되는 구동전류에 대응하는 빛을 발광하는 유기전계 발광소자(EL31)와, 해당하는 스캔라인에 인가되는 현재 스캔라인신호 scan[n]에 응답하여 해당하는 데이터라인에 인가되는 전압레벨의 데이터신호(VDATAm)를 스위칭하기 위한 제1스위칭 트랜지스터(T32)와, 상기 제1스위칭 트랜지스터(T32)를 통해 게이트에 입력되는 상기 데이터신호에 상응하여 상기 유기전계 발광소자의 구동전류를 공급하는 구동용 트랜지스터(T31)를 구비한다.

상기 제1스위칭 트랜지스터(T32)는 게이트에 해당하는 스캔라인에 인가되는 현재 스캔신호 scan[n]가 인가되고 소오스에 해당하는 데이터라인에 인가되는 전압레벨의 데이터신호(VDATAm)가 인가되며, 드레인이 상기 구동 트랜지스터(T31)의 소오스에 연결되는 p형 박막 트랜지스터로 구성된다.

상기 구동용 트랜지스터(T31)는 게이트가 캐패시터(C31)의 일측단자에 연결되고, 캐소드전극이 접지에 연결된 상기 EL소자(EL31)의 애노드 전극에 드레인이 연결되며, 소오스가 트랜지스터(T35)의 드레인에 연결되는 p형 박막 트랜지스터로 구성된다.

본 발명의 화소회로는 상기 구동 트랜지스터(T31)의 문턱전압을 보상하기 위한 문턱전압보상용 트랜지스터(T33)와 상기 구동 트랜지스터(T31)의 게이트에 인가되는 데이터신호를 저장하기 위한 캐패시터(C31)와, 해당하는 스캔라인 바로 이전의 스캔라인에 인가되는 이전 스캔신호 scan[n-1]에 응답하여 상기 캐패시터(C31)에 저장된 데이터신호를 초기화시켜 주기 위한 초기화용 트랜지스터(T34)를 더 포함한다.

상기 문턱전압 보상용 트랜지스터(T33)는 상기 구동 트랜지스터(T31)의 게이트와 드레인에 각각 드레인과 소오스가 각각 연결되고 게이트에 현재 스캔신호 scan[n]가 인가되는 p형 박막 트랜지스터로 구성된다. 상기 캐패시터(C31)의 타측에는 해당하는 전원라인으로부터 전원전압(VDD)이 제공된다. 상기 트랜지스터(T34)는 게이트에 이전 스캔신호 scan[n-1]가 인가되고 소오스가 상기 캐패시터(C31)의 일측단자에 연결되며 드레인에 초기화전압(Vinti)이 인가되는 p형 박막 트랜지스터로 이루어진다.

또한, 화소회로는 현재발광신호 emi[n]에 응답하여 상기 전원전압(VDD)을 구동 트랜지스터(T31)로 제공하기 위한 제2스위칭 트랜지스터(T35)와, 상기 현재발광신호 emi[n]에 응답하여 상기 구동 트랜지스터(T31)를 통해 발생된 구동전류를 상기 EL소자(EL31)로 제공하기 위한 제3스위칭 트랜지스터(T36)를 더 포함한다.

상기 제2스위칭 트랜지스터(T35)는 현재발광신호 emi[n]가 게이트에 인가되고, 소오스에 상기 해당하는 전원전압라인으로부터 전원전압이 인가되며, 드레인이 상기 구동용 트랜지스터(T32)의 소오스에 연결되는 p형 박막 트랜지스터로 구성된다. 상기 제3스위칭 트랜지스터(T36)는 현재 발광신호 emi[n]가 게이트에 인가되고, 소오스가 상기 구동 트랜지스터(T31)의 드레인에 연결되고, 드레인이 상기 EL소자(EL31)의 일단에 연결되는 p형 박막 트랜지스터로 구성된다.

상기한 바와같은 구성을 갖는 화소회로에서, 우수한 온전류특성을 유지하기 위하여 구동트랜지스터는 단일 게이트로 구성한다. 또한, 낮은 오프전류특성을 유지하기 위하여 캐패시터의 데이터신호를 유지하는 데 직접적으로 영향을 미치는 문턱전압보상용 트랜지스터(T33)와, 데이터신호(VDATAm)를 스위칭하는 트랜지스터(T31)를 듀얼게이트로 구성한다.

상기한 바와같은 구성을 갖는 본 발명의 화소회로의 동작을 도 3를 참조하여 설명하면 다음과 같다.

먼저, 초기화동작시에는, 도 3에 도시된 바와같이 이전 스캔신호 scan[n-1]가 로우레벨이고 현재스캔신호 scan[n]와 발광제어신호 emi[n]가 하이레벨인 초기화구간에서, 이전 스캔신호 scan[n-1]에 의해 트랜지스터(T34)가 턴온되고, 현재스캔신호 scan[n]와 현재발광제어신호 emi[n]에 의해 다른 트랜지스터(T31-T33)과 (T35-T36)가 턴오프되므로, 캐패시터(C31)에 저장되어 있던 데이터 즉, 구동 트랜지스터(T31)의 게이트전압은 초기화된다.

다음, 데이터 프로그램 동작시에는, 도 3과 같이 이전스캔신호 scan[n-1]가 하이레벨이고 현재스캔신호 scan[n]가 로우레벨이며 현재발광제어신호 emi[n]가 하이레벨인 프로그램구간에서, 트랜지스터(T34)는 턴오프되고, 로우레벨의 현재스캔신호 scan[n]에 의해 트랜지스터(T33)가 턴온되어 구동 트랜지스터(T31)는 다이오드형태로 연결된다.

이때, 스위칭 트랜지스터(T32)가 턴온되고, 스위칭 트랜지스터(T35), (T36)는 턴오프되어 데이터 프로그램패스가 형성되므로, 해당하는 데이터라인에 인가되는 데이터전압 VDATAm이 문턱전압 보상용 트랜지스터(T33)를 통해 상기 구동 트랜지스터(T31)의 게이트에 제공된다.

마지막으로, 발광시에는 도 3에 도시된 바와같이 이전 스캔신호 scan[n-1]이 하이레벨이고, 현재 스캔신호 scan[n]이 하이레벨로 된 다음 현재발광제어신호 emi[n]가 로우레벨로 되는 발광구간에서, 스위칭 트랜지스터(T35), (T36)가 턴온되고, 초기화 트랜지스터(T34)가 턴오프되며, 문턱전압 보상용 트랜지스터(T33)와 스위칭 트랜지스터(T32)가 턴오프된다.

따라서, 구동 트랜지스터(T31)의 게이트에 인가되는 전압레벨의 데이터신호에 대응하여 발생하는 구동전류가 트랜지스터(T31)를 통해 유기EL소자(EL31)로 제공되어 유기EL소자(EL31)는 발광을 하게 된다.

상기한 바와같이, 본 발명에서는 전류구동용 트랜지스터(T31)의 문턱전압의 편차를 트랜지스터(T33)를 통해 검출하여 자체적으로 보상하여 주기 때문에 유기EL소자에 흐르는 전류를 미세하게 제어할 수 있다. 또한, 스위칭 트랜지스터(T32)와 문턱전압 보상용 트랜지스터(T33)를 듀얼 게이트로 구성하므로, 초기화구간을 제외한 프로그램구간과 발광구간에서 스캔신호 scan[n]에 의해 스위칭 트랜지스터(T32)와 문턱전압 보상용 트랜지스터(T33)가 턴오프시 오프전류를 감소시켜 누설전류를 방지하게 되고, 이에 따라 캐패시터(C31)에 데이터를 안정적으로 유지할 수 있게 된다.

도 4는 본 발명의 제2실시예에 따른 유기전계 발광표시장치의 화소회로의 구성도를 도시한 것이다.

도 4를 참조하면, 제2실시예에 따른 유기전계 발광표시장치의 화소회로는 제1실시예의 화소회로와 마찬가지로, EL소자(EL41)와, 데이터 스위칭용 트랜지스터(T42), 구동 트랜지스터(T41), 문턱전압보상용 트랜지스터(T43), 캐패시터(C41), 초기화용 트랜지스터(T44), 전원전압(VDD)을 스위칭하기 위한 트랜지스터(T45) 및 구동트랜지스터(T42)로부터 EL소자(EL41)로의 구동전류의 흐름을 제어하기위한 트랜지스터(T46)를 포함하는 6 트랜지스터와 1 캐패시터로 구성된다.

다만, 제2실시예에 따른 유기전계 발광표시장치의 화소회로는 구동 트랜지스터(T41)를 제외한 스위칭 트랜지스터(T42-T46)를 모두 듀얼 게이트로 구성하는 것만이 다르다. 따라서, 제2실시예에 따른 화소회로는 스위칭 트랜지스터의 오프시 보다 더 오프전류특성을 개선하여 누설전류를 감소시킬 수 있다.

도 5는 본 발명의 실시예에 따른 멀티 게이트 박막 트랜지스터의 제1구현예를 도시한 것이다. 도 5를 참조하면, 절연기판(100)상에 액티브층(110)과 게이트전극(120)이 배열된다. 액티브층(110)은 바디부(110a)와 상기 바디부(110a)를 연결하는 연결부(110b)로 이루어진, "ㄷ" 자 형태를 갖으며, 게이트전극(120)은 액티브층(110)의 바디부(110a)와 교차하도록 배열된다.

따라서, 액티브층(110)은 상기 게이트전극(120)과 오버랩되는 부분이 채널층(113, 117)로 작용하여 듀얼채널층을 구비하고, 상기 게이트전극(120)은 상기 액티브층(110)과 오버랩되는 부분이 게이트(123, 127)로 작용하여 듀얼 게이트를 구비한다. 액티브층(110)중 게이트전극(120)의 양측부분은 불순물영역으로서, 소오스영역(111, 119)과 드레인영역(115)으로 작용한다.

도 6은 본 발명의 실시예에 따른 멀티 게이트 박막 트랜지스터의 제2구현예를 도시한 것이다. 도 6을 참조하면, 절연기판(200)상에 액티브층(210)과 게이트전극(220)이 배열된다. 액티브층(210)은 바디부(210a)와 상기 바디부(210a)를 연결하는 연결부(210b)로 이루어진, "ㄷ" 자 형태를 갖으며, 게이트전극(220)은 액티브층(210)의 바디부(210a)와 교차하는 하나의 슬롯(229)을 구비한다.

따라서, 액티브층(210)은 상기 게이트전극(220)과 오버랩되는 부분이 채널층(212, 214, 216, 218)로 작용하여 멀티채널층을 구비하고, 상기 게이트전극(220)은 상기 액티브층(210)과 오버랩되는 부분이 게이트(222, 224, 226, 228)로 작용하여 멀티 게이트를 구비한다. 액티브층(210)중 게이트전극(220)의 양측부분과 슬롯(229)내의 부분은 불순물영역으로서, 소오스영역(211, 215, 219)과 드레인영역(213, 217)으로 작용한다.

도 7a 및 도 7b는 본 발명의 실시예에 따른 유기전계 발광표시장치의 스위칭 트랜지스터를 듀얼 게이트 박막 트랜지스터로 구성하는 경우와 종래의 스위칭 트랜지스터를 단일 게이트로 구성하는 경우의 누설전류 특성을 도시한 것이다. 도 7a는 EL 소자를 통해 흐르는 전류값에 대한 스위칭 트랜지스터의 누설전류 특성을 도시한 것이고, 도 7b는 EL 소자를 통해 흐르는 전류가 증가하면 증가할수록 스위칭 트랜지스터의 누설전류가 증가하는데, 단일의 게이트보다 듀얼 게이트로 구성하는 경우 누설전류를 감소시킬 수 있음을 알 수 있다.

본 발명의 스위칭 트랜지스터를 멀티플 게이트로 구성하여 스위칭 트랜지스터의 오프시 누설전류를 감소시켜 주는 화소회로는 다양한 구성을 갖는 화소회로에 적용가능하다. 또한, 화소회로를 P형 박막 트랜지스터외에 N형 박막 트랜지스터 및 CMOS 박막 트랜지스터로 구성할 수 있을 뿐만 아니라 N형 및 P형 트랜지스터의 조합으로 구성할 수도 있다.

또한, 스위칭 트랜지스터에는 상기 예시한 멀티플 구조외에도 다양한 멀티플 게이트의 구조를 적용할 수 있다. 게다가, 스위칭 트랜지스터중 일부는 듀얼 게이트를 갖는 박막 트랜지스터로 구현하고, 나머지 트랜지스터는 듀얼게이트이상의 멀티플 게이트로 구현할 수도 있다. 한편, 구동트랜지스터는 통상적인 단일게이트를 구비하는 박막 트랜지스터로 구현될 수 있다.

발명의 효과

상기한 바와같은 본 발명의 실시예에 따르면, 구동 트랜지스터를 단일게이트로 구성하고, 스위칭 트랜지스터를 멀티플 게이트로 구현함으로써, 구동 트랜지스터의 우수한 온전류 특성을 유지하면서 스위칭 트랜지스터의 오프전류특성을 개선할 수 있는 이점이 있다.

상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

(57) 청구의 범위

청구항 1.

현재 스캔라인신호에 응답하여 전압레벨의 데이터신호를 전달하는 제1트랜지스터와;

상기 제1트랜지스터를 통해 전달되는 전압레벨의 데이터신호에 따라 구동전류를 발생하는 제2트랜지스터와;

상기 제2트랜지스터의 문턱전압편차를 검출하여 자체 보상하기 위한 제3트랜지스터와;

상기 제2트랜지스터에 전달되는 전압레벨의 데이터신호를 저장하기 위한 캐패시터와;

상기 제2트랜지스터를 통해 발생하는 구동전류에 대응하여 빛을 발광하는 EL소자를 포함하며,

상기 제1트랜지스터와 제3트랜지스터는 멀티플게이트로 구비하고, 상기 제2트랜지스터는 단일 게이트를 구비하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

청구항 2.

제1항에 있어서, 상기 현재 스캔신호의 바로 이전의 스캔신호에 응답하여 상기 캐패시터에 저장된 전압레벨의 데이터신호를 방전시켜 주는 초기화용 제4트랜지스터를 더 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

청구항 3.

제1항에 있어서, 제1 및 제3트랜지스터중 하나는 듀얼게이트를 갖는 박막 트랜지스터를 포함하고, 나머지 하나는 듀얼게이트이상의 멀티플 게이트를 구비하는 박막 트랜지스터를 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

청구항 4.

제3항에 있어서, 상기 제4트랜지스터는 멀티플 게이트로 구성되는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

청구항 5.

제1항에 있어서, 현재발광제어신호에 의해 응답하여 전원전압을 상기 제2트랜지스터로 제공하기 위한 제5트랜지스터와;

상기 현재발광제어신호에 응답하여 상기 제2트랜지스터를 통해 EL소자로 구동전류를 제공하는 제6트랜지스터를 더 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

청구항 6.

제4항에 있어서, 제5 및 제6트랜지스터는 멀티플 게이트로 구성되는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

청구항 7.

제1항에 있어서, 상기 제1트랜지스터는 현재 스캔라인신호가 게이트에 인가되고, 전압레벨의 데이터신호가 소오스에 인가되며, 드레인이 상기 제2트랜지스터에 연결되는 PMOS 트랜지스터로 구성되는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

청구항 8.

제1항에 있어서, 상기 제2트랜지스터는 게이트가 상기 캐패시터의 일측단자에 연결되고, 소오스가 제1트랜지스터에 연결되며, 드레인이 상기 EL소자에 연결되는 PMOS 트랜지스터로 구성되는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

청구항 9.

제8항에 있어서, 상기 제3트랜지스터는 현재 스캔신호가 게이트에 인가되고 제2트랜지스터의 게이트와 드레인에 각각 드레인과 소오스가 연결되어, 현재 스캔신호에 응답하여 제2트랜지스터를 다이오드형태로 연결시켜 문턱전압을 자체보상시켜 주기 위한 PMOS트랜지스터로 이루어지는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

청구항 10.

데이터 프로그램시 현재 스캔라인신호에 응답하여 전압레벨의 데이터신호를 전달하는 제1트랜지스터와;

데이터 프로그램시 전압레벨의 데이터신호를 프로그램하고, 발광시 프로그램된 데이터신호에 응답하여 구동전류를 발생시키는 제2트랜지스터와;

데이터 프로그램시 현재스캔신호에 응답하여 전압레벨의 데이터신호를 상기 제2트랜지스터로 제공하기 위한 제3트랜지스터와;

데이터 프로그램시 제2트랜지스터에 프로그램된 전압레벨의 데이터신호를 유지시켜 주기 위한 상기 제2트랜지스터에 전달되는 전압레벨의 데이터신호를 저장하기 위한 캐패시터와;

발광시 전원전압을 제2트랜지스터에 전달하기 위한 제4트랜지스터와;

발광시 전압레벨의 데이터신호에 따라 제2트랜지스터로부터 제공되는 구동전류를 전달하는 제5트랜지스터와;

초기화시 상기 현재 스캔신호의 바로 이전의 스캔신호에 응답하여 상기 캐패시터에 저장된 전압레벨의 데이터신호를 방전시켜 주는 초기화용 제6트랜지스터와;

상기 제5트랜지스터를 통해 전달되는 구동전류에 대응하여 빛을 발광하는 EL소자를 포함하며,

상기 제1, 3, 4, 5 및 6 트랜지스터는 멀티플 게이트를 구비하고, 제2트랜지스터는 단일 게이트를 구비하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

청구항 11.

제10항에 있어서, 제1, 3, 4, 5 및 제6트랜지스터중 일부는 듀얼게이트를 갖는 박막 트랜지스터를 포함하고, 나머지는 듀얼게이트이상의 멀티플 게이트를 구비하는 박막 트랜지스터를 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

청구항 12.

게이트에 현재 스캔신호가 인가되고, 소오스에 전압레벨의 데이터신호가 인가되는 제1트랜지스터와;

상기 제1트랜지스터의 드레인에 소오스가 연결되는 제2트랜지스터와;

상기 제2트랜지스터의 게이트와 드레인사이에 각각 드레인과 소오스가 각각 연결되는 제3트랜지스터와;

현재발광제어신호가 게이트에 인가되고, 소오스에 전원전압이 인가되며, 드레인이 상기 제2트랜지스터의 소오스에 연결되는 제4트랜지스터와;

상기 현재발광제어신호가 게이트에 인가되고, 소오스가 상기 제2트랜지스터의 드레인에 연결되며, 드레인이 상기 EL 소자의 일측단자에 연결되는 제5트랜지스터와;

게이트에 상기 현재스캔신호 바로 이전의 스캔신호가 인가되고, 소오스가 상기 캐패시터의 일측단자에 연결되며, 타측단자에 초기화전압이 인가되는 제6트랜지스터와;

상기 제5트랜지스터의 드레인에 일측단자가 연결되고, 타측단자가 접지된 발광소자와;

상기 제2트랜지스터의 게이트에 일측단자가 연결되고, 타측단자에 전원전압이 인가되는 캐패시터를 포함하며,

제1, 3, 4, 5 및 6 트랜지스터는 멀티플 게이트를 구비하고, 제2트랜지스터는 단일게이트로 구성되는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

청구항 13.

제12항에 있어서, 제1, 3, 4, 5 및 제6트랜지스터중 일부는 듀얼게이트를 갖는 박막 트랜지스터를 포함하고, 나머지는 듀얼게이트이상의 멀티플 게이트를 구비하는 박막 트랜지스터를 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

청구항 14.

현재 스캔라인신호에 응답하여 전압레벨의 데이터신호를 전달하는 제1트랜지스터와;
 상기 제1트랜지스터를 통해 전달되는 전압레벨의 데이터신호에 따라 구동전류를 발생하는 제2트랜지스터와;
 상기 제2트랜지스터의 문턱전압편차를 검출하여 자체 보상하기 위한 제3트랜지스터와;
 상기 제2트랜지스터에 전달되는 전압레벨의 데이터신호를 저장하기 위한 캐패시터와;
 상기 제2트랜지스터를 통해 발생하는 구동전류에 대응하여 빛을 발광하는 EL소자를 포함하며,
 상기 제1트랜지스터와 제3트랜지스터는 멀티플게이트로 구비하고, 상기 제2트랜지스터는 단일 게이트를 구비하며,
 상기 제1 및 제3트랜지스터는 각각
 다수의 바디부와, 상기 바디부의 일측을 연결하는 다수의 연결부를 구비하는 액티브층과;
 상기 액티브층과 교차하도록 배열된 게이트전극을 포함하며,
 상기 게이트전극중 상기 액티브층과 오버랩되는 부분이 멀티플게이트로 작용하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

청구항 15.

제14항에 있어서, 상기 제1 및 제3박막 트랜지스터의 게이트전극은 상기 액티브층과 교차하는 적어도 하나이상의 슬롯을 구비하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

청구항 16.

제14항에 있어서, 제1 및 제3트랜지스터중 하나는 듀얼게이트를 갖는 박막 트랜지스터를 포함하고, 나머지 하나는 듀얼게이트이상의 멀티플 게이트를 구비하는 박막 트랜지스터를 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

청구항 17.

제14항에 있어서, 상기 현재 스캔신호의 바로 이전의 스캔신호에 응답하여 상기 캐패시터에 저장된 전압레벨의 데이터신호를 방전시켜 주는 초기화용 제4트랜지스터와;

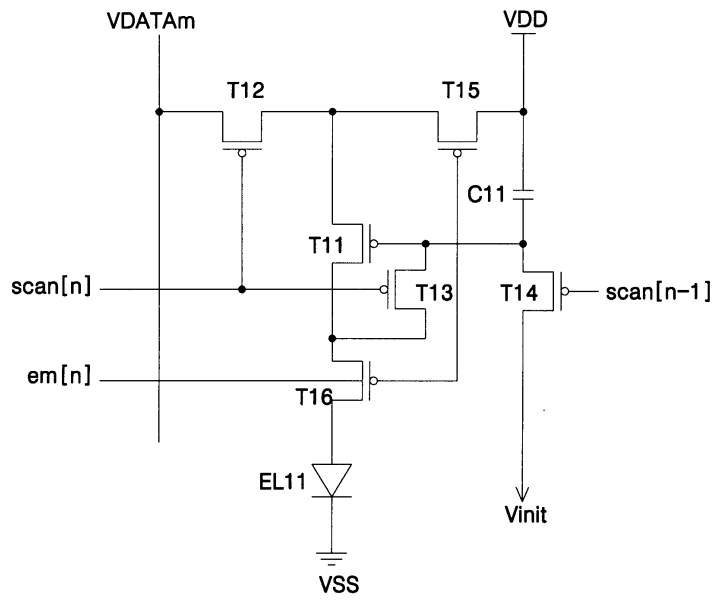
현재발광제어신호에 의해 응답하여 전원전압을 상기 제2트랜지스터로 제공하기 위한 제5트랜지스터와;

상기 현재발광제어신호에 응답하여 상기 제2트랜지스터를 통해 EL소자로 구동전류를 제공하는 제6트랜지스터를 더 포함하고,

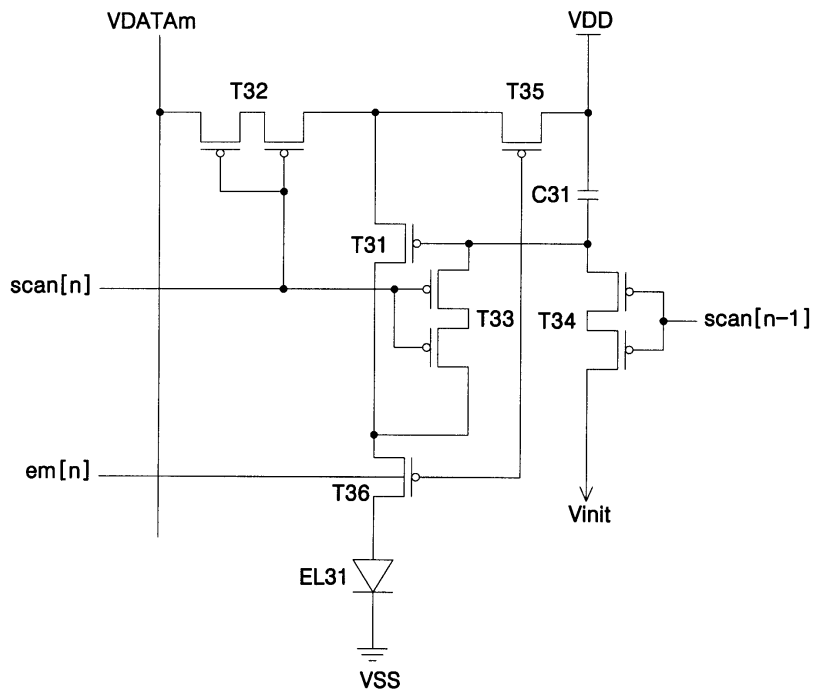
상기 제4 내지 제6트랜지스터는 멀티플 게이트를 구비하는 박막 트랜지스터를 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

도면

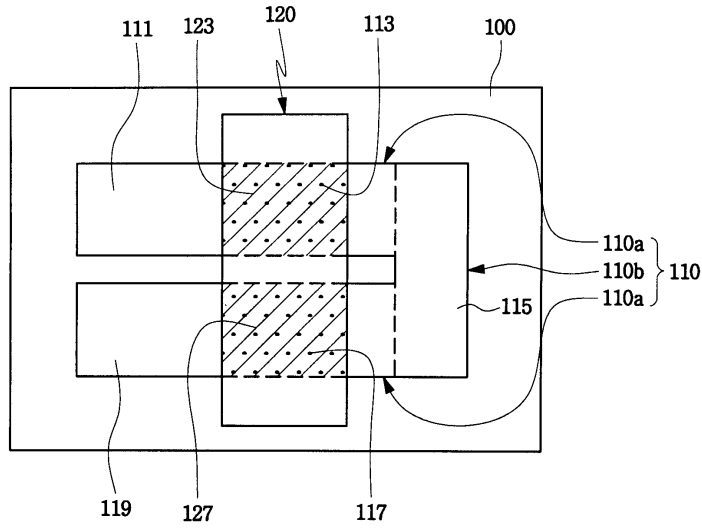
도면1



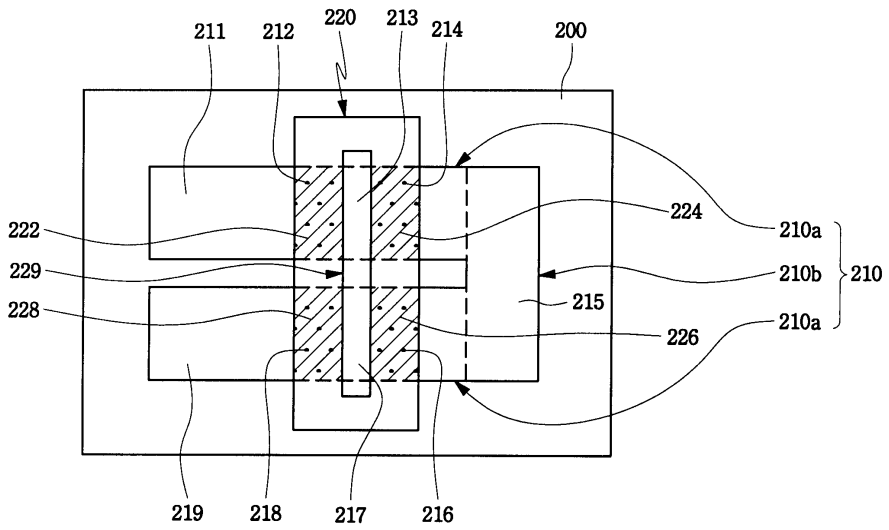
도면2



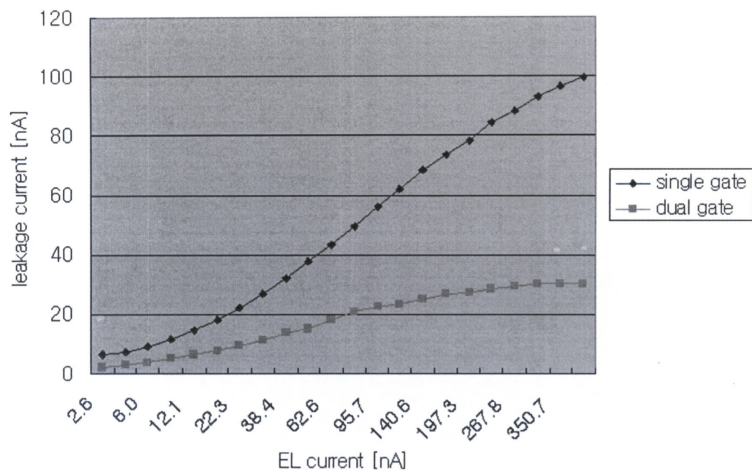
도면5



도면6



도면7a



도면7b

