

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-231115
(P2000-231115A)

(43) 公開日 平成12年8月22日 (2000.8.22)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 2 F 1/1345		G 0 2 F 1/1345	2 H 0 9 2
G 0 9 F 9/00	3 4 8	G 0 9 F 9/00	3 4 8 B 5 G 4 3 j

審査請求 未請求 請求項の数11 O L (全 14 頁)

(21) 出願番号 特願平11-31407

(22) 出願日 平成11年2月9日 (1999.2.9)

(71) 出願人 000002369

セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号

(72) 発明者 河口 善人

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100093388

弁理士 鈴木 喜三郎 (外2名)

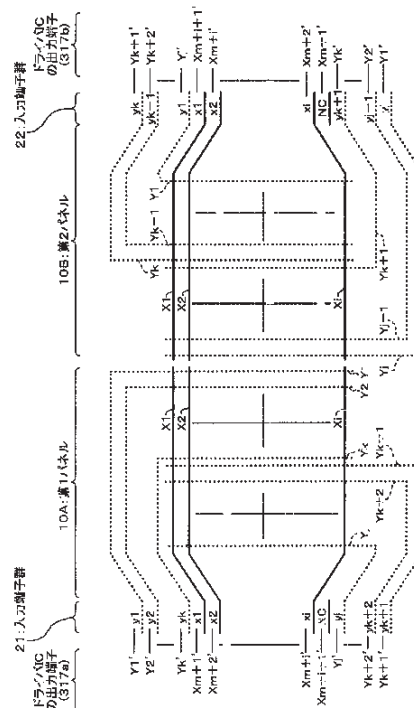
Fターム (参考) 2H092 GA48 GA51 HA25 JA05 JA24
NA25 NA27 PA06 PA13 RA05
5G435 AA17 BB12 EE36 EE40 EE47
LL07 LL08

(54) 【発明の名称】 実装構造体、電気光学装置、電子機器、および駆動 IC の接続方法

(57) 【要約】

【課題】 2画面構成の表示パネルで T C P を兼用する。

【解決手段】 液晶表示パネルは、i本のデータ電極とj本の走査電極を備えた第1パネル10Aと第2パネル10Bから構成され、各パネルの端部には入力端子群21, 22が設けられている。第1, 第2ドライバIC317a, 317bの出力端子X_{m+1}~X_{m+i+1}'は、入力端子群21, 22に各々接続されている。しかし、入力端子NCは非接続端子であるから、第1ドライバIC317aの出力端子X_{m+i+1}'と第2ドライバIC317bの出力端子X_{m+1}'は、データ電極に接続されない。これにより、入力端子群21, 22まで引き回されるi+1本の配線のうち、各パネルで必要とされる配線を選択することができる。



【特許請求の範囲】

【請求項1】 互いに対向する2枚の基板間に、電気光学材料と、 i 本の第1ラインおよびこれに交差する複数の第2ラインを備える第1画面と第2画面とから構成され、各画面毎に i 本の前記第1ラインと接続される接続端子および非接続端子からなる入力端子群を備えたパネルに接続して用いる実装構造体であって、複数本のIC出力端子のうち一部を使用して i 本の前記第1ラインを駆動するとともに、スキャン方向を逆転可能な駆動ICと、前記入力端子群に接続される少なくとも $i+1$ 個の端子を備え、前記パネルに接続されたとき i 個の端子が i 本の前記第1ラインと各々導通する基板出力端子と、非接続の前記IC出力端子の数が左右均等になるように前記IC出力端子の一部と前記基板出力端子とを各々接続する配線とを備えたことを特徴とする実装構造体。

【請求項2】 互いに対向する2枚の基板間に、電気光学材料と、 i 本の第1ラインおよびこれに交差する複数の第2ラインを備える第1画面と第2画面とから構成され、各画面毎に i 本の前記第1ラインと接続される接続端子および1個の非接続端子からなる入力端子群を備えたパネルに接続して用いる実装構造体であって、 n 本のIC出力端子の一部を使用して i 本の第1ラインを駆動するとともに、前記第1ラインのスキャン方向を逆転可能な駆動ICと、前記入力端子群と接続される $i+1$ 個の基板出力端子と、 $m+1$ 番目から $m+i+1$ 番目までの前記IC出力端子を前記基板出力端子と各々接続する $i+1$ 本の配線とを備え、 n と i には $n-i=2m+1$ (m は0以上の整数)の関係があることを特徴とする実装構造体。

【請求項3】 互いに対向する2枚の基板間に、電気光学材料と、 i 本の第1ラインおよびこれに交差する複数の第2ラインを有する第1画面と第2画面とから構成され、前記第1画面の端部に i 本の前記第1ラインと接続される接続端子および非接続端子を有する第1の入力端子群を、前記第2画面の端部に i 本の前記第1ラインと接続される接続端子および非接続端子を有する第2の入力端子群を備えたパネルと、第1の実装構造体と第2の実装構造体とを備え、前記第1の実装構造体は、複数本のIC出力端子のうち一部を使用して前記第1画面の前記第1ラインを正転のスキャン方向で駆動する駆動ICと、前記第1の入力端子群と接続され、少なくとも $i+1$ 個の端子を有し、 i 個の端子が前記第1画面の前記第1ラインと各々導通する基板出力端子と、非接続の前記IC出力端子の数が左右均等になるように前記IC出力端子の一部と前記基板出力端子とを各々接続する配線とを備え、前記第2の実装構造体は、複数本のIC出力端子のうち一部を使用して前記第2画面の前記第1ラインを逆転のスキャン方向で駆動する駆動ICと、前記第2の入力端子群と接続され、少なくとも $i+1$ 個の端子を有し、 i 個の端子が前記第2画面の前記第1ラインと各

々導通する基板出力端子と、非接続の前記IC出力端子の数が左右均等になるように前記IC出力端子の一部と前記基板出力端子とを各々接続する配線とを備えたことを特徴とする電気光学装置。

【請求項4】 互いに対向する2枚の基板間に、電気光学材料と、 i 本の第1ラインおよびこれに交差する複数の第2ラインを有する第1画面と第2画面とから構成され、前記第1画面の端部に i 本の前記第1ラインと接続される i 個の接続端子および1個の非接続端子を有する第1の入力端子群を、前記第2画面の端部に i 本の前記第1ラインと接続される i 個の接続端子および1個の非接続端子を有する第2の入力端子群を備えたパネルと、第1の実装構造体と第2の実装構造体とを備え、前記第1の実装構造体は、 n 本のIC出力端子の一部を使用して前記第1画面の前記第1ラインを正転のスキャン方向で駆動する駆動ICと、前記第1の入力端子群と接続される $i+1$ 個の基板出力端子と、 $m+1$ 番目から $m+i+1$ 番目までの前記IC出力端子を前記基板出力端子と各々接続する $i+1$ 本の配線とを備え、前記第2の実装構造体は、 n 本のIC出力端子の一部を使用して前記第2画面の前記第1ラインを逆転のスキャン方向で駆動する駆動ICと、前記第2の入力端子群と接続される $i+1$ 個の基板出力端子と、 $m+1$ 番目から $m+i+1$ 番目までの前記IC出力端子を前記基板出力端子と各々接続する $i+1$ 本の配線とを備え、 n と i には $n-i=2m+1$ (m は0以上の整数)の関係があることを特徴とする電気光学装置。

【請求項5】 前記第1ラインはデータ電極であり、前記第2ラインは走査電極であり、前記電気光学材料は前記各データ電極と前記各走査電極との間に挟持されることを特徴とする請求項3または4に記載の電気光学装置。

【請求項6】 前記第1ラインは走査電極であり、前記第2ラインはデータ電極であり、前記電気光学材料は前記各データ電極と前記各走査電極との間に挟持されることを特徴とする請求項3または4に記載の電気光学装置。

【請求項7】 前記パネルは、前記第1ラインとしての i 本のデータ線と、前記第2ラインとしての複数の走査線と、前記データ線と前記走査線の交差に対応してマトリクス状に配置された画素電極およびスイッチング素子を有することを特徴とする請求項3または4に記載の電気光学装置。

【請求項8】 前記パネルは、前記第1ラインとしての i 本の走査線と、前記第2ラインとしての複数のデータ線と、前記走査線と前記データ線の交差に対応してマトリクス状に配置された画素電極およびスイッチング素子を有することを特徴とする請求項3または4に記載の電気光学装置。

【請求項9】 互いに対向する2枚の基板間に、電気光

学材料と、 i 本の第1ラインおよびこれに交差する複数の第2ラインを備える第1画面と第2画面とから構成され、各画面毎に i 本の前記第1ラインと接続される接続端子および非接続端子からなる入力端子群を備えたパネルに、複数本のIC出力端子のうち一部を使用して i 本の前記第1ラインを駆動するとともに、前記第1ラインのスキャン方向を逆転可能な駆動ICを接続する駆動ICの接続方法であって、非接続の前記IC出力端子の数が左右均等になるように前記IC出力端子の一部と前記入力端子群とを接続することを特徴とする駆動ICの接続方法。

【請求項10】 互いに対向する2枚の基板間に、電気光学材料と、 i 本の第1ラインおよびこれに交差する複数の第2ラインを備える第1画面と第2画面とから構成され、各画面毎に i 本の前記第1ラインと接続される接続端子および1個の非接続端子からなる入力端子群を備えたパネルに、 n 本のIC出力端子の一部を使用して i 本の第1ラインを駆動するとともに、前記第1ラインのスキャン方向を逆転可能な駆動ICを接続する駆動ICの接続方法であって、 $m+1$ 番目から $m+i+1$ 番目までの前記IC出力端子を前記入力端子群に各々接続し、 n と i には $n-i=2m+1$ (m は0以上の整数)の関係があることを特徴とする駆動ICの接続方法。

【請求項11】 請求項3乃至8のいずれか1項に記載の電気光学装置を備えたことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、2画面で構成されるパネルに好適な実装構造体、電気光学装置、電子機器、および駆動IC(Integrated Circuit)の接続方法に関する。

【0002】

【従来の技術】一般に、パッシブ・マトリクス方式の液晶表示装置は、主に、複数の走査電極(コモン電極)が配列された第1の基板と、各走査電極に交差するように複数のデータ電極(セグメント電極)が形成された第2の基板と、両基板間シール材によって囲まれた領域に充填された液晶とから構成される。そして、走査電極とデータ電極の間に充填された液晶により液晶層が構成され、走査電極とデータ電極との交差領域に挟持される液晶層および当該交差領域に対応する両電極によって画素が構成される。

【0003】このようなマトリクス方式の液晶表示装置において、走査電極とデータ電極とを駆動する駆動回路を実装する技術として、TAB(tape automated bonding)法が知られている。TAB法では、ポリイミドなどを基材としたFPC(flexible printed circuit)上に形成された銅箔性リードをドライバICの金バンパに複数本一括して金属共晶結合により結合する。この後、ドライバIC、及び結合部をモールドで固化する。こうし

て得られたドライバICのパッケージ形態はTCP(tape carrier package)と呼ばれる。

【0004】また、液晶表示装置においては、1枚の液晶パネルを上下方向に分割して、上側第1画面と下側第2画面とを独立して各々駆動するものがある。このような液晶パネルを駆動する際には、上側第1画面用のドライバICと下側第2画面用のドライバICとを用いることになる。この場合、液晶パネルの上側の1辺に上側第1画面用の駆動端子群を設けるとともに、下側の1辺に下側第2画面用の駆動端子群を設けて、各々の駆動端子群にTCPを接続することがある。ここで、上側第1画面用のTCPと下側第2画面用のTCPを兼用できれば、TCPの生産性を向上させることができ、ひいては液晶表示装置全体のコストを下げることができる。

【0005】ところで、上側の駆動端子と下側の駆動端子にドライバICを各々接続する場合、走査電極あるいはデータ電極に対するドライバICの相対的な位置関係が逆転してしまう。このため、TCPを兼用する場合には、走査電極あるいはデータ電極のスキャン方向を逆転可能なドライバICを使用する必要がある。

【0006】また、液晶パネルの分割法には各種の態様が考えられるが、上側第1画面と下側第2画面の表示容量を一致するように分割するものとすれば、走査電極数とデータ電極数とは各々上側第1画面と下側第2画面とで一致する。この場合、当該液晶パネルに専用のドライバIC(上側第1画面と下側第2画面との走査電極数およびデータ電極数と一致する出力端子を備えたもの)をスキャン方向を逆転させつつ使用すれば、TCPを上側第1画面と下側第2画面とで兼用することが可能である。

【0007】

【発明が解決しようとする課題】しかしながら、液晶パネルの表示容量は多種多様であるため、これらの液晶パネルに専用のドライバICを各々設計し製造するのではなく、既存のドライバICを利用できれば便利である。具体的には、対象となる液晶表示パネルのデータ電極数よりデータ出力端子数が多いものや、その走査電極数より走査出力端子数が多いドライバICを使用する場合である。

【0008】例えば、 i 本のデータ電極を有する液晶表示パネルを、データ電極用の出力端子が n ($n > i$)本であるドライバICを用いて駆動するとき、 $n-i$ が奇数であり、 i 本の出力端子とデータ電極とをTCPによって接続するものとする。この場合、 $n-i$ が奇数であることから、ドライバICの出力端子のうちデータ電極に接続されない端子数を左右均等にすることができない。このため、そのようなTCPを上側第1画面と下側第2画面とで構成されたパネルに用いると、上下で表示画面が横方向にずれてしまいTCPを兼用することができないといった問題があった。

【0009】一方、横方向のずれをドライバICに供給するデータ信号又は階調データのタイミングを調整することによってなくすことも考えられるが、この場合には、データ信号又は階調データを制御するプログラムソフトを変更しなければならず、ソフト的な負荷が増大するといった問題があった。

【0010】本発明は、このような事情に鑑みてなされたものであり、その目的とするところは、2画面で構成されるパネルに好適な実装構造体、電気光学装置、電子機器、および駆動ICの接続方法を提供することにある。

【0011】

【課題を解決するための手段】上記目的を達成するため、本発明の実装構造体は、互いに対向する2枚の基板間に、電気光学材料と、 i 本の第1ラインおよびこれに交差する複数の第2ラインを備える第1画面と第2画面とから構成され、各画面毎に i 本の前記第1ラインと接続される接続端子および非接続端子からなる入力端子群を備えたパネルに接続して用いるものであって、複数本のIC出力端子のうち一部を使用して i 本の前記第1ラインを駆動するとともに、前記第1ラインのスキャン方向を逆転可能な駆動ICと、前記入力端子群に接続される少なくとも $i+1$ 個の端子を備え、前記パネルに接続されたとき i 個の端子が i 本の前記第1ラインと各々導通する基板出力端子と、非接続の前記IC出力端子の数が左右均等になるように前記IC出力端子の一部と前記基板出力端子とを各々接続する配線とを備えたことを特徴とする。

【0012】本発明のこのような構成によれば、駆動ICのスキャン方向が正転の場合に i 本の第1ラインのうちあるラインが駆動ICのIC出力端子の一端から P 番目の端子と接続されるものとすれば、スキャン方向を逆転させた場合、当該ラインはIC出力端子の他端から P 番目に接続されることになる。したがって、スキャン方向を逆転させるだけで第1画面用の実装構造体を第2画面用の実装構造体として使用することができる。この結果、スキャンタイミングを調整するためのソフト上の変更が不要となり、既存の駆動ICを用いて第1画面と第2画面に兼用の実装構造体を容易に構成することができる。

【0013】また、本発明の実装構造体は、互いに対向する2枚の基板間に、電気光学材料と、 i 本の第1ラインおよびこれに交差する複数の第2ラインを備える第1画面と第2画面とから構成され、各画面毎に i 本の前記第1ラインと接続される接続端子および1個の非接続端子からなる入力端子群を備えたパネルに接続して用いるものであって、 n 本のIC出力端子の一部を使用して i 本の第1ラインを駆動するとともに、前記第1ラインのスキャン方向を逆転可能な駆動ICと、前記入力端子群と接続される $i+1$ 個の基板出力端子と、 $m+1$ 番目か

ら $m+i+1$ 番目までの前記IC出力端子を前記基板出力端子と各々接続する $i+1$ 本の配線とを備え、 n と i には $n-i=2m+1$ (m は0以上の整数)の関係があることを特徴とする。

【0014】この構成は、駆動ICのIC出力端子数 n と第1ライン数 i との差が奇数となる場合に、1本だけ余分な配線、基板出力端子および入力端子群を構成する端子を使用する。これにより、駆動ICのスキャン方向が正転の場合に i 本の第1ラインのうちあるラインが駆動ICのIC出力端子の一端から P 番目の端子と接続されるものとすれば、スキャン方向を逆転させた場合、当該ラインはIC出力端子の他端から P 番目に接続されることになる。したがって、最小の構成を付加するだけで、第1画面と第2画面の実装構造体を兼用することができる。

【0015】また、本発明の電気光学装置は、互いに対向する2枚の基板間に、電気光学材料と、 i 本の第1ラインおよびこれに交差する複数の第2ラインを有する第1画面と第2画面とから構成され、前記第1画面の端部に i 本の前記第1ラインと接続される接続端子および非接続端子を有する第1の入力端子群を、前記第2画面の端部に i 本の前記第1ラインと接続される接続端子および非接続端子を有する第2の入力端子群を備えたパネルと、第1の実装構造体と第2の実装構造体とを備え、前記第1の実装構造体は、複数本のIC出力端子のうち一部を使用して前記第1画面の前記第1ラインを正転のスキャン方向で駆動する駆動ICと、前記第1の入力端子群と接続され、少なくとも $i+1$ 個の端子を有し、 i 個の端子が前記第1画面の前記第1ラインと各々導通する基板出力端子と、非接続の前記IC出力端子の数が左右均等になるように前記IC出力端子の一部と前記基板出力端子とを各々接続する配線とを備え、前記第2の実装構造体は、複数本のIC出力端子のうち一部を使用して前記第2画面の前記第1ラインを逆転のスキャン方向で駆動する駆動ICと、前記第2の入力端子群と接続され、少なくとも $i+1$ 個の端子を有し、 i 個の端子が前記第2画面の前記第1ラインと各々導通する基板出力端子と、非接続の前記IC出力端子の数が左右均等になるように前記IC出力端子の一部と前記基板出力端子とを各々接続する配線とを備えたことを特徴とする。

【0016】このような構成によれば、駆動ICのスキャン方向を切り換えるだけで、第1の実装構造体を第2の実装構造体として使用することができ、また逆に第2の実装構造体を第1の実装構造体としても使用することができる。しかも、駆動ICのIC出力端子数は、第1ライン数より多いので既存の駆動ICを使用することができる。

【0017】また、本発明の電気光学装置は、互いに対向する2枚の基板間に、電気光学材料と、 i 本の第1ラインおよびこれに交差する複数の第2ラインを有する第

1画面と第2画面とから構成され、前記第1画面の端子に*i*本の前記第1ラインと接続される*i*個の接続端子および1個の非接続端子を有する第1の入力端子群を、前記第2画面の端子に*i*本の前記第1ラインと接続される*i*個の接続端子および1個の非接続端子を有する第2の入力端子群を備えたパネルと、第1の実装構造体と第2の実装構造体とを備え、前記第1の実装構造体は、*n*本のIC出力端子の一部を使用して前記第1画面の前記第1ラインを正転のスキャン方向で駆動する駆動ICと、前記第1の入力端子群と接続される*i*+1個の基板出力端子と、*m*+1番目から*m*+*i*+1番目までの前記IC出力端子を前記基板出力端子と各々接続する*i*+1本の配線とを備え、前記第2の実装構造体は、*n*本のIC出力端子の一部を使用して前記第2画面の前記第1ラインを逆転のスキャン方向で駆動する駆動ICと、前記第2の入力端子群と接続される*i*+1個の基板出力端子と、*m*+1番目から*m*+*i*+1番目までの前記IC出力端子を前記基板出力端子と各々接続する*i*+1本の配線とを備え、*n*と*i*には $n-i=2m+1$ (*m*は0以上の整数)の関係があることを特徴とする。

【0018】このような構成によれば、駆動ICのスキャン方向を切り換えるだけで、第1の実装構造体と第2の実装構造体とを相互に使用でき、しかも、既存の駆動ICを使用することができ、くわえて、駆動ICと基板出力端子とを結ぶ配線は1本余分に設けるだけで済むので、配線のピッチの縮小を最小限に押さえることができる。

【0019】また、本発明に係る電気光学装置において、前記第1ラインはデータ電極であり、前記第2ラインは走査電極であり、前記電気光学材料は前記各データ電極と前記各走査電極との間に挟持されるものであってもよい。この場合、前記第1ラインは走査電極であり、前記第2ラインはデータ電極であってもよい。

【0020】また、本発明に係る電気光学装置において、前記パネルは、前記第1ラインとしての*i*本のデータ線と、前記第2ラインとしての複数の走査線と、前記データ線と前記走査線の交差に対応してマトリクス状に配置された画素電極およびスイッチング素子を有するものであってもよい。この場合、前記第1ラインは*i*本の走査線で、前記第2ラインが複数のデータ線であってもよい。

【0021】また、本発明は、駆動ICの接続方法の発明として捉えることも可能である。この発明では、互いに対向する2枚の基板間に、電気光学材料と、*i*本の第1ラインおよびこれに交差する複数の第2ラインを備える第1画面と第2画面とから構成され、各画面毎に*i*本の前記第1ラインと接続される接続端子および非接続端子からなる入力端子群を備えたパネルに、複数のIC出力端子のうち一部を使用して*i*本の前記第1ラインを駆動するとともに、前記第1ラインのスキャン方向を逆

転可能な駆動ICを接続することを前提とし、非接続の前記IC出力端子の数が左右均等になるように前記IC出力端子の一部と前記入力端子群とを接続することを特徴とする。

【0022】また、駆動ICの接続方法の他の発明としては、互いに対向する2枚の基板間に、電気光学材料と、*i*本の第1ラインおよびこれに交差する複数の第2ラインを備える第1画面と第2画面とから構成され、各画面毎に*i*本の前記第1ラインと接続される接続端子および1個の非接続端子からなる入力端子群を備えたパネルに、*n*本のIC出力端子の一部を使用して*i*本の第1ラインを駆動するとともに、前記第1ラインのスキャン方向を逆転可能な駆動ICを接続することを前提とし、*m*+1番目から*m*+*i*+1番目までの前記IC出力端子を前記入力端子群に各々接続し、*n*と*i*には $n-i=2m+1$ (*m*は0以上の整数)の関係があることを特徴とするものがある。

【0023】さらに、本発明の電子機器にあつては、上記のいずれかに記載の発明の電気光学装置を備えたことを特徴としている。このような電気光学装置を適用した電子機器としては、例えば、携帯電話機、カーナビゲーションシステム、情報端末機器、その他各種の電子機器が考えられる。

【0024】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。

【0025】<1. 第1実施形態>

<1-1. 液晶表示装置の概略>図1は、第1実施形態に係る液晶表示装置の要部概略構成を示すブロック図である。

【0026】同図に示すように、液晶表示装置は、バスシブ・マトリクス形式の液晶表示パネル10、第1および第2の走査電極駆動回路100A、100B、第1および第2のデータ電極駆動回路110A、110B、制御回路120および電源回路130から大略構成される。

【0027】まず、液晶表示パネル10は、第1パネル(第1画面)10Aと第2パネル(第2画面)10Bとから構成され、各パネルは*i*本のデータ電極(セグメント電極)X1~Xiと*j*本の走査電極(コモン電極)Y1~Yjとを各々備えている。そして、データ電極X1~Xiと走査電極Y1~Yjとの各交差点において、画素領域16が形成されており、各画素領域16は、液晶表示要素(後述する液晶層18)から構成されている。

【0028】第1パネル10Aの各走査電極Y1~Yjは第1の走査電極駆動回路100Aによって、また、第2パネル10Bの各走査電極Y1~Yjは第2の走査電極駆動回路100Bによって駆動される。一方、第1パネル10Aの各データ電極X1~Xiは第1のデータ電極駆動回路110Aによって、第2パネル10Bの各データ電極X1~

X_i は第2のデータ電極駆動回路110Bによって、それぞれ駆動される。

【0029】また、後述するように第1の走査電極駆動回路100Aおよび第1のデータ電極駆動回路110A、第2の走査電極駆動回路100Bおよび第2のデータ電極駆動回路110Bは各々1チップのドライバICとして構成される。そして、各ドライバICは2個のTCP上に各々実装され、一方のTCPが液晶表示パネル10の上方向から、他方のTCPが液晶表示パネル10の下方向から接続されるようになっている。

【0030】次に、第1および第2の走査電極駆動回路100A、100Bは、第1および第2パネル10A、10Bの走査電極数と一致するj個の出力端子 $Y_1' \sim Y_j'$ を各々有している。一方、第1および第2のデータ電極駆動回路110A、110Bは、n本の出力端子 $X_1' \sim X_n'$ を各々有している。ここで、出力端子数nとデータ電極数iとの間には、 $n = i + 2m + 1$ の関係がある(mは0以上の整数)。すなわち、出力端子数の方がデータ電極数よりも $2m + 1$ 本多くなっている。このため、液晶表示パネル10のデータ電極数より多い出力端子数を有するデータ電極駆動回路を用いることができる。

【0031】上述したように各TCPは、液晶表示パネル10の上下方向から各々接続されるので、第1パネル10Aと第2パネル10Bでは、データ電極 $X_1 \sim X_i$ および走査電極 $Y_1 \sim Y_j$ の接続状態が逆転する。具体的には、第1パネル10Aのデータ電極 X_1, X_2, \dots, X_i には第1のデータ電極駆動回路110Aの出力端子 $X_{m+1}', X_{m+2}', \dots, X_{m+i}'$ が順番に接続されるのに対し、第2パネル10Bのデータ電極 X_1, X_2, \dots, X_i には第2のデータ電極駆動回路110Bの出力端子 $X_{m+i+1}', X_{m+i}', \dots, X_{m+2}'$ が順番に接続される。また、第1パネル10Aの走査電極 Y_1, Y_2, \dots, Y_j に第1の走査電極駆動回路100Aの出力端子 Y_1', Y_2', \dots, Y_j' が順番に接続されるのに対し、第2パネル10Bの走査電極 Y_1, Y_2, \dots, Y_j には第2のデータ電極駆動回路100Bの出力端子 $Y_j', Y_{j-1}, \dots, Y_1'$ が順番に接続される。

【0032】次に、第1および第2の走査電極駆動回路100A、100Bは、いわゆる双方向レジスタを有しており、電源電圧V、YシフトスタートパルスYS、YシフトクロックYCLK、および制御信号CTLY等に基づいて、この双方向シフトレジスタから所定パルス幅および所定タイミングの走査信号を生成し、走査信号を走査電極 Y_1, Y_2, \dots, Y_j に線順次で供給するように構成されている。

【0033】このとき、当該シフトレジスタは垂直走査期間毎に供給されるYシフトスタートパルスYSを受けてシフト開始し、水平走査期間毎に供給されるYシフトクロックYCLKに同期してシフト動作することにより、そのシフトに応じて走査信号を水平走査期間毎に順次生成する。

【0034】ここで、第1および第2の走査電極駆動回路100A、100Bは、制御信号CTLYに含まれる転送

方向制御信号に従って、上記双方向シフトレジスタの転送方向(電極のスキャン方向)を順方向または逆方向に固定することによって、各出力端子 Y_1', Y_2', \dots, Y_j' に対して、上から下の順序で走査信号を出力することも(順方向)、下から上の順序で走査信号を出力することも(逆方向)可能である。

【0035】この例では、第1の走査電極駆動回路100Aは順方向で、一方、第2の走査電極駆動回路100Bは逆方向で走査するように転送方向制御信号が供給される。したがって、上述したように第2の走査電極駆動回路100Bの出力端子 $Y_j', Y_{j-1}, \dots, Y_1'$ が第2パネル10Bの走査電極 Y_1, Y_2, \dots, Y_j に接続されていても、第2パネル10Bには、第1パネル10Aと同様に、走査電極 $Y_1 \rightarrow$ 走査電極 $Y_2 \rightarrow \dots$ 走査電極 Y_j の順に走査信号が供給されることになる。

【0036】次に、第1および第2のデータ電極駆動回路110A、110Bは、走査電極駆動回路と同様に、双方向レジスタを有しており、各種の電源電圧V、XシフトスタートパルスXS、XシフトクロックXCLK、階調データDaおよび制御信号CTLX等に基づいて、階調データDaの値に応じたパルス幅および所定タイミングのデータ信号を生成し、データ信号をデータ電極 X_1, X_2, \dots, X_i に供給するように構成されている。また、第1および第2のデータ電極駆動回路110A、110Bは、制御信号CTLXに含まれる転送方向制御信号に従って、上記双方向シフトレジスタの転送方向を順方向または逆方向に固定することによって、各出力端子 X_1', X_2', \dots, X_n' に対して、左から右の順序でデータ信号を生成することも(順方向)、右から左の順序でデータ信号を生成することも(逆方向)可能である。

【0037】この例では、第1のデータ電極駆動回路110Aは順方向で、一方、第2の走査電極駆動回路110Bは逆方向で転送するように転送方向制御信号が供給されるようになっている。ここで、第1パネル10Aのデータ電極 X_1 は出力端子 X_1' からm番目の出力端子 X_{m+1}' に接続されており、第2パネル10Bのデータ電極 X_1 は出力端子 X_n からm番目の出力端子 X_{m+i+1}' に接続されている。したがって、上述したように第2のデータ電極駆動回路110Bの出力端子 $X_{m+i+1}', X_{m+i}', \dots, X_{m+2}'$ が第2パネル10Bのデータ電極 X_1, X_2, \dots, X_i に接続されていても、第2パネル10Bには、第1パネル10Aと同様に、データ電極 $X_1 \rightarrow$ データ電極 $X_2 \rightarrow \dots$ データ電極 X_i の順にデータ信号が供給されることになる。

【0038】次に、制御回路120は、上述したYシフトスタートパルスYS、YシフトクロックYCLK、制御信号CTLY、XシフトスタートパルスXS、XシフトクロックXCLK、階調データDaおよび制御信号CTLXを生成する。

【0039】また、電源回路130は、走査信号およびデータ信号を生成するために用いられる各種の電源電圧Vを生成する。

【0040】<1-2. 液晶表示パネル>次に、液晶表示パネルについて説明する。図2は、液晶表示パネルの構成を示す平面図であり、図3は図2に示す液晶表示パネルをH-H'で切った断面図である。

【0041】図に示すように、液晶表示パネル10は、基板11とこれより縦方向の長さが短い対向基板12を備えている。基板11および対向基板12は、例えば、ガラス、プラスチックなどから構成される。基板11上にはシール部13がその縁に沿って設けられており、その内側に並行して、表示領域周辺の非表示領域を囲む遮光膜14が設けられている。シール部13には、異方性導電微粒子を含有する紫外線硬化型の接着材や熱硬化型の接着材が用いられている。そして、シール部13の内側に液晶が注入され、これによって液晶層18が形成されている。

【0042】また、基板11の下辺には、第1パネル10A用の入力端子群21が設けられており、一方、基板11の上辺には、第2パネル10B用の入力端子群22が設けられている。入力端子群21は、第1パネル10Aの走査電極Y1~Ykと走査電極Yk+1~Yjとに各々接続される入力端子y1~ykおよび入力端子yk+1~yj、第1パネル10Aのデータ電極X1~Xiに各々接続される入力端子x1~xi、さらに、入力端子xiに隣接するとともにいずれの走査電極およびデータ電極にも接続されない入力端子NCから構成される。ここで、kは、jの略1/2になるように設定することが望ましい。例えば、65本の走査電極を有するのであれば、k=32に設定すればよい。

【0043】このように、走査電極用の入力端子をy1~ykとyk+1~yjとに分割して、入力端子群21の左右端に各々配置したのは、ドライバICのピン配置との関係でTCPのリード線数を左右均等にすることが必要であること、および第1パネル10Aの内部配線を左右均等にすることが望ましいからである。

【0044】なお、入力端子群22の各入力端子は、入力端子群21と同様にy1~yk, yk+1~yj, x1~xi, NCから構成され、ただ、その配置が図に示すように入力端子群21と相違する。例えば、入力端子NCが入力端子x1に隣接して設けられている点で、入力端子NCが入力端子xiに隣接して設けられる入力端子群21と相違する。

【0045】次に、図4は、第1パネル10Aを構成する基板11上に形成される入力端子y1~yj, x1~xi, NCおよびデータ電極X1~Xiを、シール部13および遮光膜14とともに示した平面図である。この図に示すように入力端子y1~yjは、基板11の端部からシール部13の内部まで延在している。データ電極X1~Xiは、遮光膜14の内側の領域、すなわち画像表示領域において縦方向に形成されており、入力端子x1~xiと接続されている。さらに、入力端子NCは、縦方向の長さが入力端子y1~yjと比較して短かくシール部13の内部に達していない。

【0046】次に、図5は、第1パネル10Aを構成す

る対向基板12の下面に形成されるデータ電極Y1~Yjをシール部13および遮光膜14とともに示した平面図である。この図に示すようにデータ電極Y1~Ykは、画像表示領域を左側から回り込むように、シール部13の内周から遮光膜14の内周までの領域を用いてシール部13の下辺外周まで引き回され、一方、データ電極Yk+1~Yjは、画像表示領域を右側から回り込むように、シール部13の下辺外周まで引き回されている。

【0047】ここで、基板11に対向基板12を重ねたとき、シール部13の下辺におけるデータ電極Y1~Yjは、基板11に形成される入力端子y1~yjに対向するように位置関係が設定されている。データ電極Y1~Yjと入力端子y1~yjとは、基板11と対向基板12を押し合せて貼り合わせる際に、シール部13に含まれる異方性導電微粒子を介して導通する。

【0048】<1-3. TCP>次に、TCPについて説明する。この例の液晶表示パネル10は2画面で構成されており、第1パネル10A用の入力端子群21と第2パネル10B用の入力端子群22とを備えるものであるから、各々の入力端子群21, 22に対応してTCPも2個必要となる。ここでは、第1パネル10Aと接続して使用するものを第1TCP31、また第2パネル10Bと接続して使用するものを第2TCP32と呼ぶことにする。なお、第1TCP31と第2TCP32とは同一の構成であるので、以下の説明では、第1TCP31について説明し、第2TCP32の説明は省略する。

【0049】図6は、本実施形態に用いられるTCPの透過平面図である。また、図7は、TCPの断面図である。

【0050】図に示すように第1TCP31は、ドライバIC311と基板313とから大略構成される。このドライバIC311は、図1に示す第1の走査電極駆動回路100Aおよび第1のデータ電極駆動回路110Aを内蔵している。また、その入出力端子は、ドライバIC311の底面から突出した金バンプ312によって構成されている。

【0051】次に、基板313は、ベース基材314、入力端子群315、出力端子群316、接続リード317、レジスト膜318およびモールド319から構成されている。ベース基材314の材料としては、例えば、ポリイミドフィルムなどのプラスチックを用いることが好ましい。これにより、第1TCP31を折り曲げることが可能となり、フレキシブルな実装を実現できる。

【0052】次に、ベース基材314の裏面側には、入出力端子群315, 316と各接続リード317とを結ぶ配線がなされている。この配線は、銅箔をフォトエッチング法でパターンニングすることによって形成される。また、配線の上にはレジスト膜318が形成される。なお、接続リード317にはスズメッキが施されている。

【0053】次に、ドライバIC311の金バンプ31

2と接続リード317の電気的接続は、接続リード317のスズメッキ層と金バンプ317との金属共晶結合で行われ、ギャングボンディング法と呼ばれる一括同時に接続する方法が採られる。この手法によれば、1ピンごとに接続するワイヤーボンディング法に比較して作業時間を大幅に短縮することができる。

【0054】次に、モールド319は、ドライバIC311と接続リード317とが接続された後、ベース基材314の裏面側から流し込むことによって形成され、ドライバIC311とベース基材314とを固着するとともに接続部を保護する。

【0055】なお、第1TCP31の出力端子群316と第1パネル10Aの入力端子群21との接続は、導電性の微粒子を接着材に含有してなる異方性導電膜（ACF: anisotropic conductive film）を用いて行われる。

【0056】＜1-4. ドライバICと液晶表示パネルとの接続＞次に、ドライバICと液晶表示パネルの接続について説明する。図8は接続状態を説明するための模式図である。なお、以下の説明では第1TCP31に設けられたドライバIC317を第1ドライバIC317a、第2TCP31に設けられたドライバIC317を第2ドライバIC317bと呼ぶことにする。

【0057】この図に示すように第1ドライバIC317aの出力端子のうち $Y1' \sim Yj'$ は、入力端子群21を構成する入力端子 $y1 \sim yj$ を介して第1パネル10Aの走査電極 $Y1 \sim Yj$ に接続されている。一方、第2ドライバIC317bの出力端子 $Y1' \sim Yj'$ は、第2パネル10Aの走査電極 $Yj \sim Y1$ に接続されている。換言すれば、第1パネル10Aと第2パネル10Bでは、走査電極 $Y1 \sim Yj$ の接続順序が逆になる。

【0058】次に、第1ドライバIC317aの出力端子のうち $X_{m+1}' \sim X_{m+i}'$ は、入力端子群21を構成する入力端子 $x1 \sim xi$ を介して第1パネル10Aのデータ電極 $X1 \sim Xi$ に接続されており、さらに出力端子 X_{m+i+1}' は入力端子NCに接続されている。一方、第2ドライバIC317bの出力端子 $X_{m+i+1}' \sim X_{m+2}'$ は、第2パネル10Aのデータ電極 $X1 \sim Xi$ に接続されている。さらに出力端子 X_{m+1}' は入力端子NCに接続されている。

【0059】ここで、第1および第2ドライバIC317a, 317bにおいて、駆動すべきデータ電極数がi本であるにも拘わらず、 $i+1$ 本の出力端子 $X_{m+1}' \sim X_{m+i+1}'$ を第1または第2TCP31, 32の出力端子群316まで配線し、出力端子 X_{m+1}' または X_{m+i+1}' を入力端子NCに接続した理由について図9を参照しつつ説明する。図9は、第1ドライバIC317aと第2ドライバIC317bの各出力端子とデータ電極との対応関係を転送方向（スキャン方向）とともに各々示した模式図である。

【0060】この図に示すように、第1ドライバIC317aの出力端子 X_{m+1}' は左端の出力端子 $X1'$ からm番目のものであり、この出力端子 X_{m+1}' によって第1パネル10

Aのデータ電極 $X1$ が駆動される。ここで、第1ドライバIC317aと第2ドライバIC317bでは、転送方向が逆転しており、第1ドライバIC317aは左から右にスキャンされ（端子番号の昇順）、第2ドライバIC317bでは右から左にスキャンされる（端子番号の降順）。

【0061】この場合、第1および第2ドライバ317a, 317bに供給するデータ信号又は階調データ D_a のタイミングを同様に設定しようとするれば、すなわち、データ信号又は階調データ D_a の転送タイミングを制御するプログラムソフトの変更を行わないものとするれば、第2ドライバ317bによって駆動すべき第2パネル10Bのデータ電極 $X1$ は、右端の出力端子 X_n' からm番目のものである必要がある。このため、データ電極 $X1$ は第2ドライバ317bの出力端子 X_{m+i+1}' に接続する必要がある。

【0062】したがって、図9に示すように第1パネル10Aのデータ電極 $X1 \sim Xi$ を第1ドライバIC317aの出力端子 $X_{m+1}' \sim X_{m+i}'$ に接続するのであれば、第2パネル10Bのデータ電極 $X1 \sim Xi$ は、第2ドライバIC317aの出力端子 $X_{m+2}' \sim X_{m+i+1}'$ に接続する必要がある。ここで、第1TCP31と第2TCP32に互換性を持たせようとするれば、第1ドライバIC317aまたは第2ドライバIC317bの出力端子 $X_{m+1}' \sim X_{m+i+1}'$ を使用できるように、第1TCP31または第2TCP32の出力端子群316まで配線する必要がある。

【0063】次に、第1ドライバIC317aの出力端子 X_{m+i+1}' は、どのデータ電極 $X1 \sim Xi$ にも接続されないで入力端子NCに接続されるようになっている。換言すれば、出力端子 X_{m+i}' が接続される入力端子 xi に隣接する端子（ X_{m+i+1}' に対応）をどのデータ電極 $X1 \sim Xi$ にも接続しないように入力端子群21を構成している。一方、第2ドライバIC317bの出力端子 X_{m+1}' も同様に、どのデータ電極 $X1 \sim Xi$ にも接続されないで入力端子NCに接続されるようになっている。換言すれば、出力端子 X_{m+2}' が接続される入力端子 $x1$ に隣接する端子（ X_{m+1}' に対応）をどのデータ電極 $X1 \sim Xi$ にも接続しないように入力端子群22を構成している。

【0064】このように、出力端子 $X1 \sim X_n$ のうち非接続の端子数を左右均等になるようにTCP上で配線することによってデータ電極数 i よりも多い端子数の出力端子 $X_{m+1}' \sim X_{m+i+1}'$ を使用可能にし、かつ、入力端子群21, 22に非接続の入力端子NCを設けることによって各々のパネルで使用するドライバICの出力端子を選択するようになったので、第1TCP31において（スキャン方向が順方向）、第1番目のデータ電極 $X1$ を駆動する出力端子 X_{m+1}' から左端の出力端子 $X1'$ までの端子数と、第2TCP32において（スキャン方向が逆方向）、第1番目のデータ電極 Xi を駆動する出力端子 X_{m+i+1}' から右端の出力端子 X_n' までの端子数とを一致させることができる。

【0065】これにより、第1TCP31と第2TCP

32の互換性を、プログラムソフトの変更を伴うことなく実現でき、しかも、液晶表示パネル10のデータ電極数*i*よりも多い出力端子数*n*のドライバIC317を使用することができる。このため、既存のドライバICを活用することができ、当該液晶表示パネル10に専用のドライバICを新たに設計、製造する必要がなくなる。この結果、第1TCP31および第2TCP32の生産性を向上させる共にコストを削減することが可能となる。

【0066】さらに、第1TCP31と第2TCP32とは互換性があるので、液晶表示装置を製造する際、入力端子群21に接続するTCPと入力端子群22に接続するTCPを区別する必要がなくなる。このため、液晶表示装置の製造も容易となり、TCPのコスト削減と相まって、液晶表示装置自体のコストを削減することが可能である。

【0067】くわえて、この例では、TCPの基板上に配線を1本追加するとともに、第1パネル10Aと第2パネル10Bに入力端子NCを各1個ずつ設けるだけでよいので、TCPの配線ピッチおよび入力端子ピッチの縮小を最小限にすることができる。したがって、高密度実装に好適である。

【0068】<2. 第2実施形態>上述した第1実施形態の液晶表示装置は、データ電極用の出力端子数がデータ電極数より多いドライバICを用いたものであった。これに対して、第2実施形態の液晶表示装置は、走査電極用の出力端子数が走査電極数より多いドライバICを用いるものである。

【0069】この例の液晶表示装置は、ドライバIC317において*i*本のデータ電極用の出力端子 $X1' \sim Xi'$ と $S (= j + 2t + 1)$ 、 t は0以上の整数)本の走査電極用の出力端子 $Y1 \sim Ys$ が設けられている点を、入力端子群21、22中の入力端子NCの配置を除いて、第1実施形態に係る液晶表示装置と同様に構成されているため、詳細な説明は省略し、ドライバICと液晶表示パネルの接続について説明する。図10は、第2実施形態に係る液晶表示装置におけるドライバICと液晶表示パネルとの接続状態を説明するための模式図である。

【0070】この図に示すように、第1ドライバ317aの出力端子 $X1' \sim Xi'$ は入力端子群21の入力端子 $x1 \sim xi$ を介して第1パネル10Aのデータ電極 $X1 \sim Xi$ に接続されており、一方、第2ドライバ317bの出力端子 $X1' \sim Xi'$ は入力端子群21の入力端子 $x1 \sim xi$ を介して第1パネル10Aのデータ電極 $Xi \sim X1$ に接続されている。このため、第1ドライバIC317aを順方向で第2ドライバIC317bを逆方向でスキャンさせることにより、第1パネル10Aおよび第2パネル10Bともに、 $X1 \rightarrow X2 \rightarrow \dots \rightarrow Xi$ の順にスキャンさせることが可能である。

【0071】次に、第1および第2ドライバIC317a、317bの出力端子 $Yt+1' \sim Yt+j+1'$ は、各々入力端子群2

1、22と接続できるように第1および第2TCP31、32の出力端子群316まで配線が施されている。そして、第1ドライバIC317aの出力端子 $Yt+1' \sim Yt+j'$ は、入力端子 $y1 \sim yj$ を介して第1パネル10Aの走査電極 $Y1 \sim Yj$ と接続されている。また、その出力端子 $Yt+j+1'$ は入力端子 yj に隣接する入力端子NCに接続されている。したがって、第1ドライバIC317aの出力端子 $Yt+1' \sim Yt+j'$ は走査電極の駆動に寄与せず、出力端子 $Yt+1' \sim Yt+j'$ によって走査電極 $Y1 \sim Yj$ が駆動されることになる。

【0072】一方、第2ドライバIC317bの出力端子 $Yt+2' \sim Yt+j+1'$ は、入力端子 $yj \sim y1$ を介して第2パネル10Bの走査電極 $Yj \sim Y1$ と接続されている。また、その出力端子 $Yt+1'$ は入力端子 yj に隣接する入力端子NCに接続されている。したがって、第2ドライバIC317bの出力端子 $Yt+1'$ は走査電極の駆動に寄与せず、出力端子 $Yt+2' \sim Yt+j+1'$ によって走査電極 $Yj \sim Y1$ が駆動されることになる。

【0073】ここで、第1パネル10Aの走査電極 $Y1$ に接続される第1ドライバ317aの出力端子 $Yt+1'$ は、出力端子 $Y1'$ から*t*番目の端子である。このため、第2パネル10Bの走査電極 $Y1$ に接続される第2ドライバ317bの出力端子は、出力端子 Ys から*t*番目の端子であることが必要である。このため、当該出力端子は $Yt+j+1'$ となっている。

【0074】このように第2実施形態は、データ電極用の出力端子を走査電極用の出力端子に置き換えたものであるから、第1TCP31と第2TCP32の互換性を、プログラムソフトの変更を伴うことなく実現できる等の第1実施形態と同様の効果を奏する。

【0075】<3. 電子機器：その1>次に、上述した液晶表示装置を電子機器に用いた例のいくつかについて説明する。

【0076】まず、この液晶表示装置をライトバルブとして用いたビデオプロジェクタについて説明する。図11は、ビデオプロジェクタの構成例を示す平面図である。

【0077】この図に示すように、ビデオプロジェクタ1100内部には、ハロゲンランプ等の白色光源からなるランプユニット1102が設けられている。このランプユニット1102から射出された投射光は、ライトガイド1104内に配置された複数のミラー1106、1106、……および2枚のダイクロイックミラー1108によってRGBの3原色に分離され、各原色に対応するライトバルブとしての液晶パネル1110R、1110Bおよび1110Gに入射される。

【0078】液晶パネル1110R、1110Bおよび1110Gの構成は、上述した液晶表示パネル10であり、図示しない回路から供給されるR、G、Bの原色信号でそれぞれ駆動される。さて、これらの液晶パネルによって変調された光は、ダイクロイックプリズム111

2に3方向から入射される。このダイクロイックプリズム1112においては、RおよびBの光が90度に屈折する一方、Gの光が直進する。したがって、各色の画像が合成される結果、投射レンズ1114を介して、スクリーン等にカラー画像が投写されることとなる。

【0079】なお、液晶パネル1110R、1110Bおよび1110Gには、ダイクロイックミラー1108によって、R、G、Bの各原色に対応する光が入射するので、対向基板12にカラーフィルタを設ける必要はない。

【0080】<4. 電子機器：その2>さらに、液晶表示装置をパーソナルコンピュータに適用した例について説明する。図12は、このパーソナルコンピュータの構成を示す正面図である。図において、パーソナルコンピュータ1200は、キーボード1202を備えた本体部1204と、液晶ディスプレイ1206とから構成されている。この液晶ディスプレイ1206は、先に述べた液晶表示パネル10にカラーフィルタとバックライトとを付加することにより構成される。

【0081】<5. 電子機器：その3>次に、液晶表示パネルを携帯電話機に適用した例について説明する。図13は、この携帯電話機の斜視図である。この図に示すように、携帯電話機1300は、液晶表示パネル10を備えており、ボタン1302を押して相手先の電話番号を入力すると、当該電話番号や接続状態が液晶表示パネル10に表示されるようになっている。

【0082】なお、図11～図13を参照して説明した電子機器の他にも、液晶テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、電子手帳、電卓、ワードプロセッサ、ワークステーション、ページャ、テレビ電話、POS端末、タッチパネルを備えた装置等などが電子機器の例として挙げられる。そして、これらの各種電子機器に適用可能なのは言うまでもない。

【0083】<6. 変形例>本発明は、上述した実施形態に限定されるものではなく、以下に述べる各種の変形が可能である。

【0084】(1) 上述した各実施形態においては、ドライバIC317の内部に走査電極駆動回路とデータ電極駆動回路を内蔵するようにしたが、本発明はこれに限定されるものではなく、走査電極駆動用のTCPとデータ電極駆動用のTCPとを個別に使用するようにしてもよい。

【0085】(2) また、上述した各実施形態では、液晶表示パネル10として走査電極とデータ電極を備えるパッシブ・マトリクス形式のもの一例として取り上げて説明したが、本発明はこれに限定されるものではなく、アクティブ・マトリクス方式の液晶表示パネルに適用してもよいことは勿論である。

【0086】そのような液晶表示パネルは、主に、マト

リクス状に配列された画素電極の各々にスイッチング素子が設けられた素子アレイ基板と、カラーフィルタなどが形成された対向基板と、両基板の間に充填された液晶とから構成される。そして、画素電極と対向基板とその間に充填された液晶とにより液晶層が構成される。

【0087】このような構成において、スイッチング素子にオン(選択状態)の信号電圧を印加すると、当該スイッチング素子が導通状態となる。このため、当該スイッチング素子に接続された液晶層に所定の電荷が蓄積される。そして、電荷蓄積後、オフ(非選択状態)の信号電圧を印加してスイッチング素子をオフ状態としても、液晶層の抵抗が十分に高ければ、当該液晶層における電荷の蓄積が維持される。このように、各スイッチング素子を駆動して、蓄積させる電荷の量を制御すると、画素毎に液晶の配向状態が変化して、所定の情報を表示することが可能となる。この際、各画素毎の液晶層にオン状態となる信号電圧を印加して電荷を蓄積させるのは、一部の期間で良いため、各走査線を時分割に選択することにより、走査線およびデータ線を複数の画素について共通化したマルチプレックス駆動が可能となっている。なお、スイッチング素子としては、主に、薄膜トランジスタ(TFT:Thin Film Transistor)などの3端子型TFT素子と、薄膜ダイオード(TFD:Thin Film Diode)などの2端子型非線形素子とに大別されるが、後者の2端子型非線形素子の方が、配線の交差部分がないために配線間の短絡不良が原理的に発生しない点、および、成膜工程およびフォトリソグラフィ工程を短縮できる点において有利である。

【0088】(3) また、上述した各実施形態においては、電気光学材料の一例として液晶を用いたが、本発明はこれに限定されるものではなく、プラズマディスプレイ、フィールドエミッションデバイス等にも適用可能である。

【0089】(4) また、上述した各実施形態においては、駆動すべき電極数とドライバICの出力端子数の差が奇数であるため、電極数に1を加えた数の出力端子をTCPの出力端子群まで引き回してパネルの入力端子群に接続し、電極の駆動に用いない出力端子が接続される入力端子を電極と接続しないようにした。この場合、出力端子群まで引き回す出力端子の数は、「電極数+1」でなくてもよい。要は、スキャン方向を逆転させた場合、同一のタイミングで電極が選択されるようにすればよいから、ドライバICにおいて非接続の出力端子の数が左右均等になるようにドライバICの出力端子の一部を出力端子群まで配線するようにすればよい。この場合には、入力端子群に非接続端子を複数設け、第1パネル10Aと第2パネル10Bとで対応する電極が同時にスキャンされるようにすればよい。

【0090】(5) 上述した実施形態は、1枚の液晶パネルを上下方向に分割したものであるが、本発明はこれ

に限定されるものではなく、左右方向に分割したもので90°回転したものとして考えることにより適用できる。

【0091】

【発明の効果】以上説明したように、本発明によれば、スキャン方向を逆転させるだけで第1画面用の実装構造体を第2画面用の実装構造体として使用することができる。この結果、スキャンタイミングを調整するためのソフト上の変更が不要となり、既存の駆動ICを用いて第1画面と第2画面に兼用の実装構造体を容易に構成することができる。

【図面の簡単な説明】

【図1】 本発明の第1実施形態に係る液晶表示装置の要部概略構成を示すブロック図である。

【図2】 同実施形態に係る液晶表示パネルの構成を示す平面図である。

【図3】 図2に示す液晶表示パネルをH-H'で切った断面図である。

【図4】 同実施形態に係る第1パネルを構成する基板上に形成される入力端子およびデータ電極Xを、シール部および遮光膜とともに示した平面図である。

【図5】 同実施形態に係る第1パネルを構成する対向基板の下面に形成されるデータ電極をシール部および遮光膜とともに示した平面図である。

【図6】 同実施形態に用いられるTCPの透過平面図である。

【図7】 同実施形態に用いられるTCPの断面図である。

【図8】 同実施形態に用いられるドライバICと液晶表示パネルの接続状態を説明するための模式図である。

【図9】 同実施形態に用いられる第1ドライバICと第2ドライバICの各出力端子とデータ電極との対応関係を転送方向(スキャン方向)とともに各々示した模式図である。

【図10】 第2実施形態に用いられるドライバICと液晶表示パネルの接続状態を説明するための模式図である。

【図11】 液晶表示パネルを適用した電子機器の一例たる液晶プロジェクタの構成を示す断面図である。

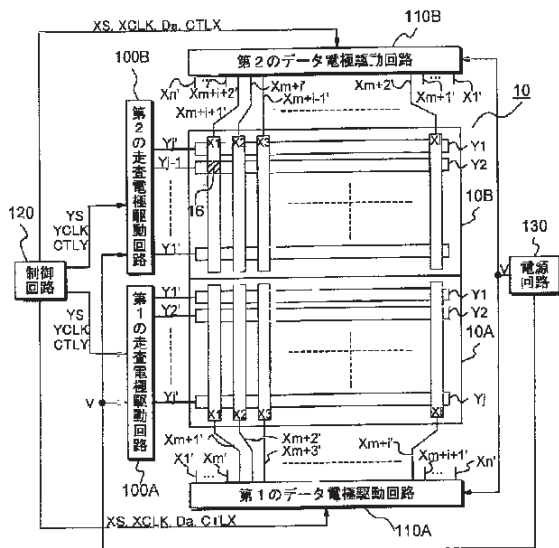
【図12】 液晶表示パネルを適用した電子機器の一例たるパーソナルコンピュータの構成を示す正面図である。

【図13】 液晶表示パネルを適用した電子機器の一例たる携帯電話機の構成を示す斜視図である。

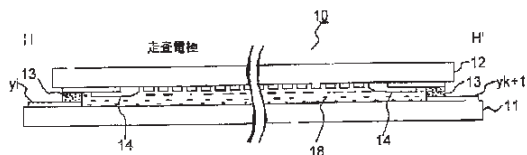
【符号の説明】

- 10……液晶表示パネル、
- X1~Xi……データ電極、
- Y1~Yj……走査電極、
- 16……画素領域(画素)
- 18……液晶層、
- 21、22……入力端子群
- 31、32……第1TCP、第2TCP(実装構造体)
- 100A、100B……第1、第2の走査電極駆動回路、
- 110A、110B……第1、第2のデータ電極駆動回路、
- 120……制御回路、
- 130……電源回路、
- 317……ドライバIC

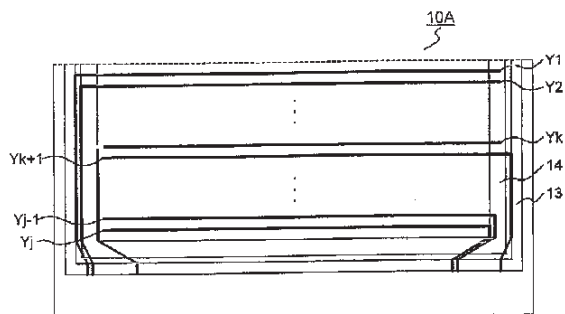
【図1】



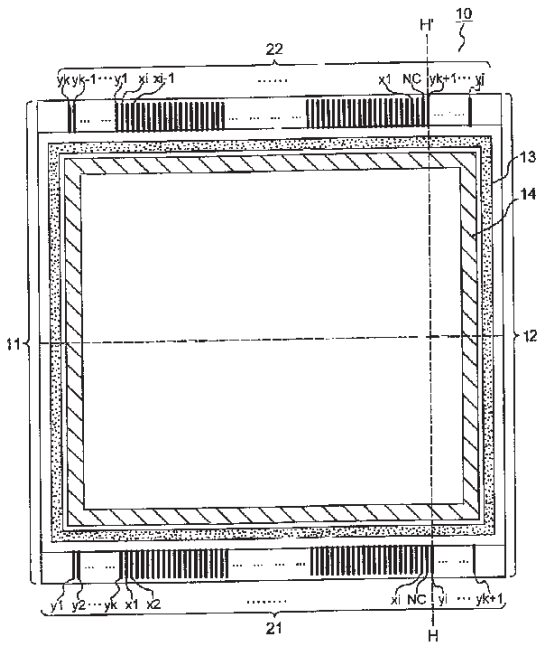
【図3】



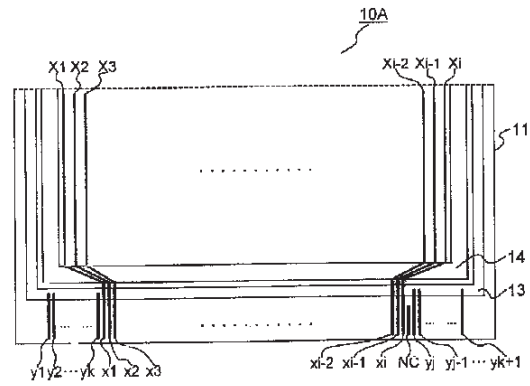
【図5】



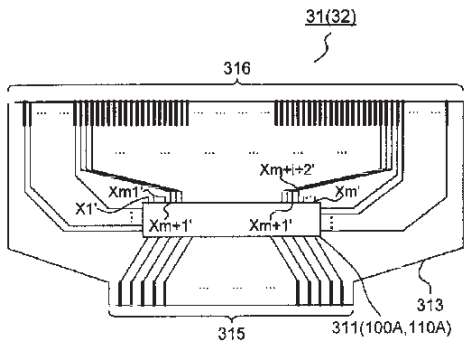
【図2】



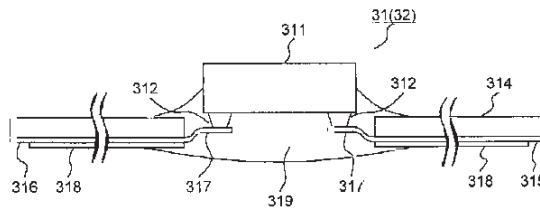
【図4】



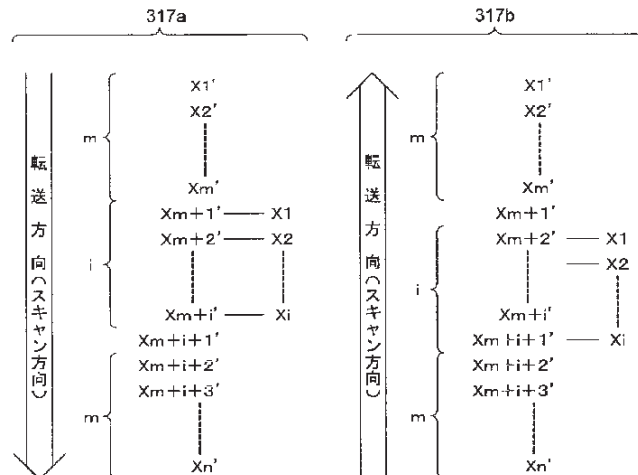
【図6】



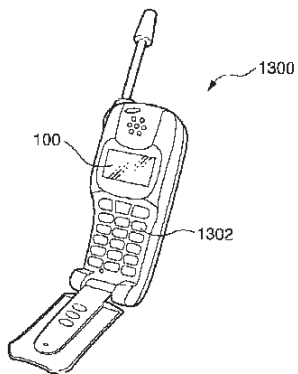
【図7】



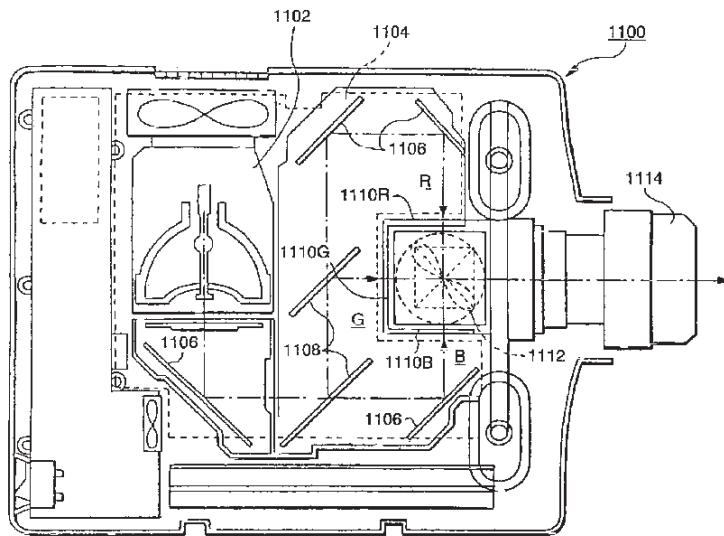
【図9】



【図13】



【圖11】



(12) Unexamined Patent Publication (A)

Patent Publication: 2000-231115 A

(P2000-231115A)

(43) Publication Date: August 22, 2000 (Heisei 12.8.22)

(51) Int.CL ⁷	Identification code	FI	Theme Code (Reference)
G02F 1/1345		G02F	2H092
G09F 9/00	348	G09F	348B 5G435

Request for Examination: Not Requested | Number of Claims: 11 | OL (Total 14 pages)

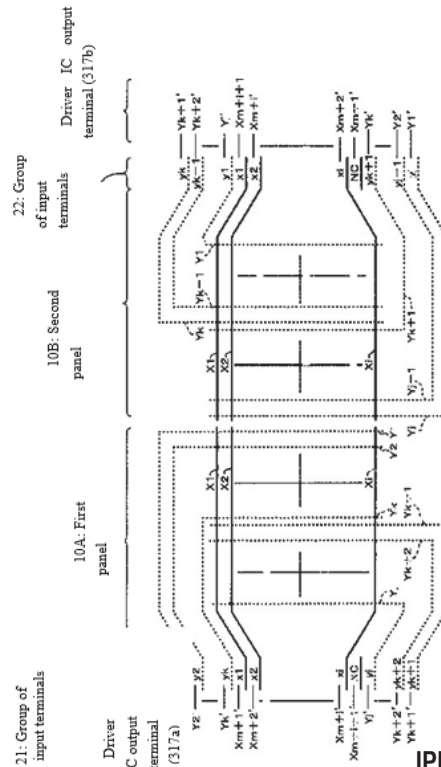
(21) Application Number	Patent Application 11-31407	(71) Applicant	00002369 Seiko Epson Corporation 2-4-1 Nishi-Shinjuku, Shinjuku-ku, Tokyo, Japan
(22) Filing Date	February 9, 1999 (1999.2.9)	(72) Inventor	Yoshihito Kawaguchi 3-3-5 Yamato, Suwa-shi, Nagano, Japan (within Seiko Epson Corporation)
		(74) Agent	100093388 Patent Attorney: Kizaburo Suzuki (and 2 others)
		F-Term (Reference):	2H092 GA48 GA51 HA25 JA05 JA24 NA25 NA27 PA06 PA13 RA05 5G435 AA17 BB12 EE36 EE40 EE47 LL07 LL08

(54) [Title of the Invention] Mounting Structure, Heavy Optical Device, Electronic Apparatus, and Method for Connecting Drive IC

(57) [Abstract]

[Problem] To enable shared use of TCP (Tape Carrier Package) in a dual-screen display panel configuration.

[Solution] The liquid crystal display panel comprises a first panel 10A and a second panel 10B, which are equipped with i data electrodes and j scan electrodes. At the ends of each panel, groups of input terminals 21 and 22 are provided. The output terminals Xm+1' to Xm+i+1' of the first and second driver ICs 7a and 7b are respectively connected to the input terminal groups 21 and 22. However, since input terminal NC is a non-connected terminal, the output terminal Xm+i+1' of the first driver IC 7a and the output terminal Xm+1' of the second driver IC 7b are not connected to any data electrode. This makes it possible to select only the necessary wiring for each panel from among the i+1 lines routed to the input terminal groups 21 and 22.



[Scope of Patent Claims]

[Claim 1]

A mounting structure used in connection with a panel comprising two screens—a first screen and a second screen—each having i first lines and a plurality of second lines intersecting the first lines, and an electro-optical material sandwiched between two substrates facing each other, and each screen having an input terminal group comprising i connection terminals connected to the first lines and non-connection terminals, the mounting structure comprising:

A drive IC that drives the i first lines using part of a plurality of IC output terminals and is capable of reversing the scan direction;

At least $i + 1$ board output terminals connected to the input terminal group, where i terminals each conductively connect to the i first lines when connected to the panel; and wiring that connects a portion of the IC output terminals and the board output terminals such that the number of unused IC output terminals is symmetrical on the left and right sides, wherein the structure is characterized by the above configuration.

[Claim 2]

A mounting structure used in connection with a panel comprising two screens—a first screen and a second screen—each having i first lines and a plurality of second lines intersecting the first lines, and an electro-optical material sandwiched between two substrates facing each other, and each screen having an input terminal group comprising i connection terminals connected to the first lines and one non-connection terminal, the mounting structure comprising:

A drive IC that drives the i first lines using part of n IC output terminals and is capable of reversing the scan direction of the first lines; $i + 1$ board output terminals connected to the input terminal group; and $i + 1$ wirings that connect the IC output terminals from the $(m + 1)$ -th to the $(m + i + 1)$ -th to the board output terminals respectively, wherein the integers n and i satisfy the relation $n - i = 2m + 1$ (with m being a non-negative integer), and the structure is characterized by the above configuration.

[Claim 3]

An electro-optical device comprising:

A first screen and a second screen, each having i first lines and a plurality of second lines intersecting the first lines, with an electro-optical material sandwiched between two opposing substrates; a panel comprising: a first input terminal group located at an edge of the first screen, including connection terminals connected to the i first lines and non-connection terminals; and a second input terminal group located at an edge of the second screen, also including connection terminals connected to the i first lines and non-connection terminals; a first mounting structure and a second mounting structure, wherein: the **first mounting structure** includes: a drive IC that drives the i first lines of the first screen using part of multiple IC output terminals in a forward scan direction; at least $i + 1$ board output terminals connected to the first input terminal group, i of which are conductively connected to the i first lines of the first screen, and wiring that connects a portion of the IC output terminals to the board output terminals such that the number of unused IC output terminals is symmetrical on the left and right sides; the **second mounting structure** includes: a drive IC that drives the i first lines of the second screen using part of multiple IC output terminals in a

reverse scan direction; at least $i + 1$ board output terminals connected to the second input terminal group, i of which are conductively connected to the i first lines of the second screen, and wiring that connects a portion of the IC output terminals to the board output terminals such that the number of unused IC output terminals is symmetrical on the left and right sides;

[Claim 4]

An electro-optical device comprising: a first screen and a second screen, each having i first lines and a plurality of second lines intersecting the first lines, with an electro-optical material sandwiched between two opposing substrates; a panel comprising: a first input terminal group at the end of the first screen, including i connection terminals connected to the i first lines and one non-connection terminal; and a second input terminal group at the end of the second screen, including i connection terminals connected to the i first lines and one non-connection terminal; a first mounting structure and a second mounting structure, wherein: the first mounting structure includes: a drive IC that drives the i first lines of the first screen in a forward scan direction using part of n IC output terminals; $i + 1$ board output terminals connected to the first input terminal group; $i + 1$ wirings that connect the IC output terminals from the $(m + 1)$ -th to the $(m + i + 1)$ -th to the board output terminals respectively; the second mounting structure includes: a drive IC that drives the i first lines of the second screen in a reverse scan direction using part of n IC output terminals; $i + 1$ board output terminals connected to the second input terminal group; $i + 1$ wirings that connect the IC output terminals from the $(m + 1)$ -th to the $(m + i + 1)$ -th to the board output terminals respectively; wherein n and i satisfy the relationship: $n - i = 2m + 1$ (m is a non-negative integer).

[Claim 5]

The electro-optical device according to claim 3 or 4, wherein the first lines are data electrodes, the second lines are scanning electrodes, and the electro-optical material is sandwiched between the respective data electrodes and scanning electrodes.

[Claim 6]

The electro-optical device according to claim 3 or 4, wherein the first lines are scanning electrodes, the second lines are data electrodes, and the electro-optical material is sandwiched between the respective data electrodes and scanning electrodes.

[Claim 7]

The electro-optical device according to claim 3 or 4, wherein the panel includes: i data lines as the first lines; a plurality of scanning lines as the second lines; pixel electrodes and switching elements arranged in a matrix corresponding to the intersections of the data lines and the scanning lines.

[Claim 8]

The electro-optical device according to claim 3 or 4, wherein the panel includes: i scanning lines as the first lines; a plurality of data lines as the second lines; pixel electrodes and switching elements arranged in a matrix corresponding to the intersections of the scanning lines and the data lines.

[Claim 9]

A method of connecting a drive IC, the IC driving i first lines of a panel, the panel comprising a first screen and a second screen with i first lines and a plurality of intersecting second lines and an electro-optical material sandwiched between two opposing substrates, and for each screen an input terminal group comprising i connection terminals connected to the first lines and non-connection terminals, wherein the method comprises: connecting the drive IC, which drives the i first lines using part of a plurality of IC output terminals and can reverse the scan direction of the first lines, connecting some of the IC output terminals to the input terminal group so that the number of unused IC output terminals is symmetrical on both the left and right sides.

[Claim 10]

A connection method for a driving IC, wherein an electro-optical material is sandwiched between two substrates facing each other, and which comprises a first screen and a second screen each having i number of first lines and a plurality of second lines intersecting the first lines. A panel is provided with an input terminal group for each screen, consisting of i connection terminals connected to the i first lines and one non-connection terminal. The connection method involves using a portion of n IC output terminals to drive the i first lines and connecting a driving IC capable of reversing the scanning direction of the first lines. The method connects the $(m + 1)$ th to the $(m + i + 1)$ th IC output terminals to the input terminal group respectively, wherein the relationship between n and i satisfies the equation $n - i = 2m + 1$ (where m is an integer equal to or greater than zero).

[Claim 11]

An electronic device comprising the electro-optical device according to any one of Claims 3 through 8.

[Detailed Description of the Invention]**[0001]****Field of the Invention**

The present invention relates to an implementation structure suitable for a panel comprising two screens, an electro-optical device, an electronic apparatus, and a method for connecting a driving IC (Integrated Circuit).

[0002]**Background Art**

Generally, a passive matrix-type liquid crystal display device is mainly composed of: a first substrate on which a plurality of scanning electrodes (common electrodes) are arranged; a second substrate on which a plurality of data electrodes (segment electrodes) are formed so as to intersect the scanning electrodes; and liquid crystal filled in the region enclosed by sealant material between the two substrates. A liquid crystal layer is thus formed between the scanning electrodes and the data electrodes, and pixels are formed by the liquid crystal layer held in the intersection region and the electrodes corresponding to that region.

[0003]

In such matrix-type liquid crystal display devices, a known technology for implementing a drive circuit that drives the scanning and data electrodes is the TAB (Tape Automated Bonding) method. In the TAB method, copper-foil leads formed on an FPC (flexible printed circuit) using a base such as polyimide are collectively bonded to the gold bumps of a driver IC using metallic eutectic bonding. Thereafter, the driver IC and the bonded part are molded and solidified. The resulting package of the driver IC is referred to as a TCP (Tape Carrier Package).

[0004]

In some liquid crystal display (LCD) devices, a single LCD panel is vertically divided so that the upper first screen and the lower second screen can be driven independently. In such cases, a driver IC for the upper first screen and a driver IC for the lower second screen are used. The upper edge of the LCD panel is provided with a group of driving terminals for the upper first screen, while the lower edge is provided with a group of driving terminals for the lower second screen. A Tape Carrier Package (TCP) is then connected to each group of terminals. If the same TCP can be used for both the upper first screen and the lower second screen, the productivity of the TCPs can be improved, ultimately reducing the overall cost of the LCD device.

[0005]

However, when driver ICs are connected individually to the upper and lower driving terminals, the relative positional relationship between the driver IC and the scanning or data electrodes becomes reversed. Therefore, to use the same TCP for both cases, a driver IC that can reverse the scanning direction of the scanning or data electrodes is required.

[0006]

There are various methods for dividing an LCD panel, but if the panel is divided so that the display capacities of the upper first screen and lower second screen match, the number of scanning electrodes and data electrodes will be the same for both screens. In such a case, by using a dedicated driver IC (one that has output terminals matching the number of scanning and data electrodes for both screens) and reversing the scan direction as needed, it becomes possible to use the same TCP for both the upper first screen and the lower second screen.

[0007] Problems the Invention Aims to Solve

However, because LCD panels come in a wide variety of display capacities, it would be more convenient not to design and manufacture dedicated driver ICs for each panel, but instead to use existing driver ICs.

[0008]

Specifically, consider the case where a driver IC with n output terminals for data electrodes (where $n > i$) is used to drive an LCD display panel with i data electrodes. If $n - i$ is an odd number, and the i output terminals are connected to the data electrodes via a TCP, then it is not possible to distribute the unconnected terminals evenly on both sides. As a result, if such a TCP is used in a panel comprising an upper first screen and a lower second screen, the display screens may become laterally misaligned between the top and bottom sections, thereby preventing shared use of the TCP and creating problems.

[0009]

On the other hand, it is conceivable to eliminate the lateral misalignment by adjusting the timing of the data signals or gradation data supplied to the driver IC. However, in such a case, the program software controlling the data signals or gradation data must be modified, resulting in increased software workload.

[0010]

The present invention has been made in view of such circumstances. Its objective is to provide an implementation structure, an electro-optical device, an electronic apparatus, and a method for connecting a driver IC, all of which are suitable for a panel comprising two screens.

[0011]**Means for Solving the Problem**

To achieve the above objective, the implementation structure of the present invention is configured for use in connection with a panel comprising a first screen and a second screen that include an electro-optical material sandwiched between two opposing substrates, and having i first lines and a plurality of second lines intersecting the first lines. For each screen, the panel is provided with an input terminal group consisting of i connection terminals connected to the i first lines and at least one non-connection terminal. This structure comprises: a driver IC using part of a plurality of IC output terminals to drive the i first lines and capable of reversing the scanning direction of the first lines, and at least $i + 1$ board output terminals connected to the input terminal group when connected to the panel, with i of those terminals being electrically connected to the i first lines, and wiring that connects part of the IC output terminals to the board output terminals in such a manner that the number of unused IC output terminals is symmetrically distributed on both sides.

[0012]

According to this configuration, assume that under normal scanning direction (forward), a certain one of the i first lines is connected to the P th IC output terminal from one end of the IC output terminals. When the scanning direction is reversed, that line will then be connected to the P th IC output terminal from the other end. Therefore, simply by reversing the scanning direction, the same implementation structure for the first screen can be used as the implementation structure for the second screen. As a result, no software changes for scan timing adjustment are required, and the same implementation structure can be easily configured for both the first and second screens using an existing driver IC.

[0013]

Additionally, the implementation structure of the present invention is used in connection with a panel comprising a first screen and a second screen, with an electro-optical material sandwiched between two opposing substrates, and i first lines and a plurality of second lines intersecting the first lines. Each screen has an input terminal group comprising i connection terminals connected to the i first lines and one non-connection terminal. The structure comprises: a driver IC that drives the i first lines using part of n IC output terminals and is capable of reversing the scanning direction of the first lines; $i + 1$ board output terminals connected to the input terminal group; and $i + 1$ wires connecting the $(m + 1)$ th to $(m + i + 1)$ th IC output terminals to the respective board output terminals, where the relationship between n and i satisfies the equation $n - i = 2m + 1$ (where m is an integer equal to or greater than 0).

[0014]

This configuration is used when the difference between the number n of IC output terminals of the driver IC and the number i of first lines is an odd number. In such cases, only one extra wiring line, substrate output terminal, and terminal forming the input terminal group is used. As a result, assuming that in the case of the normal scan direction of the driver IC, a certain one of the i first lines is connected to the P -th terminal from one end of the IC output terminals, then in the reversed scan direction, the same line would be connected to the P -th terminal from the opposite end of the IC output terminals. Therefore, by adding only the minimal configuration, the implementation structures for both the first screen and the second screen can be shared.

[0015]

Furthermore, the electro-optical device of the present invention comprises two substrates facing each other, with an electro-optical material in between, and a first screen and a second screen each having i first lines and a plurality of second lines intersecting the first lines. The panel includes: a first input terminal group at the edge of the first screen, which has connection terminals connected to the i first lines and a non-connection terminal, a second input terminal group at the edge of the second screen, which also has connection terminals connected to the i first lines and a non-connection terminal.

The device also includes a first implementation structure and a second implementation structure. The first implementation structure comprises a driver IC that drives the first lines of the first screen in the normal scan direction using a part of the multiple IC output terminals. It is connected to the first input terminal group and has at least $i + 1$ terminals, with i terminals each electrically connected to the first lines of the first screen. The wiring is configured so that the number of unused IC output terminals is symmetrical on both left and right sides by connecting part of the IC output terminals to the substrate output terminals. The second implementation structure is configured similarly, with a driver IC that drives the first lines of the second screen in the reversed scan direction. It connects to the second input terminal group and also has at least $i + 1$ terminals, with i terminals each conducting to the first lines of the second screen. The wiring is arranged such that the number of unused IC output terminals is also symmetrical.

[0016]

With this configuration, by simply switching the scan direction of the driver IC, the first implementation structure can be used as the second implementation structure and vice versa. Moreover, since the number of IC output terminals of the driver IC is greater than the number of first lines, an existing driver IC can be used.

[0017]

Furthermore, the electro-optical device of the present invention comprises two substrates facing each other, between which an electro-optical material is provided, along with a first screen and a second screen, each having i first lines and a plurality of second lines intersecting the first lines. The device includes: a panel provided with a first input terminal group at the end of the first screen, which has i connection terminals connected to the i first lines and one non-connection terminal, a second input terminal group at the end of the second screen, which also has i connection terminals connected to the i first lines and one non-connection terminal, a first implementation structure and a second implementation structure. The first implementation structure includes: a driver IC that drives the first lines of the first screen in the normal scan direction using part of the n IC output terminals, $i + 1$ substrate output terminals connected to the first input terminal group, $i + 1$ wiring lines that connect each of the IC output terminals from the $(m + 1)$ th to the $(m + i + 1)$ th terminal to the substrate output terminals. The second implementation structure includes: a driver IC that drives the first lines of the second screen in the reverse scan direction using part of the n IC output terminals, $i + 1$ substrate output terminals connected to the second input terminal group, $i + 1$ wiring lines that connect each of the IC output terminals from the $(m + 1)$ th to the $(m + i + 1)$ th terminal to the substrate output terminals. The parameters n and i satisfy the relation: $n - i = 2m + 1$ (where m is an integer equal to or greater than 0).

[0018]

According to this configuration, by merely switching the scan direction of the driver IC, the first implementation structure and the second implementation structure can be used interchangeably. Moreover, an existing driver IC can be used, and only one additional wiring line is needed to connect the driver IC to the substrate output terminals, minimizing the required increase in wiring pitch.

[0019]

In the electro-optical device of the present invention, the first lines may be data electrodes and the second lines may be scan electrodes, with the electro-optical material sandwiched between each of the data electrodes and scan electrodes. Alternatively, the first lines may be scan electrodes and the second lines may be data electrodes.

[0020]

In the electro-optical device of the present invention, the panel may include i data lines as the first lines, a plurality of scan lines as the second lines, and pixel electrodes and switching elements arranged in a matrix corresponding to the intersections of the data lines and scan lines. In this case, the first lines may instead be i scan lines, and the second lines may be multiple data lines.

[0021]

The present invention can also be interpreted as an invention related to a driver IC connection method. In this invention, between two substrates facing each other, an electro-optical material and a first screen and second screen are provided, each comprising i first lines and a plurality of intersecting second lines. A panel with input terminal groups, each consisting of i connection terminals and one non-connection terminal connected to the i first lines of each screen, is also provided. A driver IC is connected, using part of the multiple IC output terminals, to drive the i first lines and enable reversal of the scan direction of the first lines. It is characterized in that the IC output terminals and the input terminal groups are connected such that the number of unused IC output terminals is symmetrical on the left and right sides.

[0022]

Another invention concerning the connection method of the driver IC includes a structure in which an electro-optical material, i first lines, and a plurality of second lines intersecting the first lines are disposed between two opposing substrates, forming a first screen and a second screen. Each screen is equipped with a panel that has an input terminal group consisting of i connection terminals connected to the i first lines and one non-connection terminal. Under the assumption that a driver IC capable of reversing the scan direction is connected to drive the i first lines using a portion of n IC output terminals, the IC output terminals from the $(m + 1)$ th to the $(m + i + 1)$ th are respectively connected to the input terminal group. A relationship of $n - i = 2m + 1$ (where m is a non-negative integer) is satisfied between n and i .

[0023]

Furthermore, the electronic apparatus of the present invention is characterized by being equipped with the electro-optical device described in any of the inventions above. Examples of electronic apparatuses to which such an electro-optical device can be applied include mobile phones, car navigation systems, information terminals, and various other types of electronic devices.

[0024]

[Embodiment of the Invention]

Hereinafter, embodiments of the present invention will be described with reference to the drawings.

[0025]

<1. First Embodiment>

-1. Overview of a Liquid Crystal Display Device-

FIG. 1 is a block diagram showing the general configuration of key components of a liquid crystal display device according to the first embodiment.

[0026]

As shown in the figure, the liquid crystal display device is generally composed of: a passive matrix-type liquid crystal display panel 10, first and second scan electrode drive circuits 100A and 100B, first and second data electrode drive circuits 110A and 110B, a control circuit 120, and a power supply circuit 130.

[0027]

First, the liquid crystal display panel 10 comprises a first panel (first screen) 10A and a second panel (second screen) 10B. Each panel includes i data electrodes (segment electrodes) $X1$ to Xi and j scan electrodes (common electrodes) $Y1$ to Yj . At each intersection of the data electrodes $X1$ – Xi and the scan electrodes $Y1$ – Yj , a pixel region 16 is formed. Each pixel region 16 consists of a liquid crystal display element (a liquid crystal layer 18 to be described later).

[0028]

The scan electrodes $Y1$ – Yj of the first panel 10A are driven by the first scan electrode drive circuit 100A, and those of the second panel 10B are driven by the second scan electrode drive circuit 100B.

Meanwhile, the data electrodes $X1$ – Xi of the first panel 10A are driven by the first data electrode drive circuit 110A, and those of the second panel 10B are driven by the second data electrode drive circuit 110B, respectively.

[0029]

As will be described later, the first scan electrode drive circuit 100A and first data electrode drive circuit 110A, as well as the second scan electrode drive circuit 100B and second data electrode drive circuit 110B, are each configured as a single-chip driver IC. Each driver IC is mounted on two TCPs (Tape Carrier Packages): one TCP is connected from the upper side of the liquid crystal display panel 10, and the other is connected from the lower side of the liquid crystal display panel 10.

[0030]

Next, the first and second scan electrode drive circuits 100A and 100B each have j output terminals $Y1'$ to Yj' , which match the number of scan electrodes of the first and second panels 10A and 10B, respectively. On the other hand, the first and second data electrode drive circuits 110A and 110B each have n output terminals $X1'$ to Xn' .

Here, the number of output terminals n and the number of data electrodes i satisfy the relationship:

$$n = i + 2m + 1 \text{ (where } m \text{ is a non-negative integer).}$$

In other words, the number of output terminals exceeds the number of data electrodes by $2m + 1$.

Therefore, a data electrode drive circuit with more output terminals than data electrodes of the liquid crystal display panel 10 can be used.

[0031]

As described above, each TCP is connected from either the upper or lower direction of the liquid crystal display panel 10. As a result, in the first panel 10A and second panel 10B, the connection orientation of the data electrodes $X1$ to Xi and scan electrodes $Y1$ to Yj is reversed.

Specifically, for the first panel 10A, the data electrodes $X1, X2, \dots, Xi$ are connected in order to the output terminals $X_{m+1}', X_{m+2}', \dots, X_{m+i}'$ of the first data electrode drive circuit 110A.

In contrast, for the second panel 10B, the data electrodes $X1, X2, \dots, Xi$ are connected in reverse order to the output terminals $X_{m+i+1}', X_{m+i}', \dots, X_{m+2}'$ of the second data electrode drive circuit 110B.

Similarly, the scan electrodes $Y1, Y2, \dots, Yj$ of the first panel 10A are connected in order to the output terminals $Y1', Y2', \dots, Yj'$ of the first scan electrode drive circuit 100A.

In contrast, the scan electrodes $Y1, Y2, \dots, Yj$ of the second panel 10B are connected in reverse order to the output terminals $Yj', Y_{j-1}', \dots, Y1'$ of the second scan electrode drive circuit 100B.

[0032]

Next, the first and second scan electrode drive circuits 100A and 100B include so-called bidirectional shift registers. Based on the power supply voltage V , Y shift start pulse YS , Y shift clock $YCLK$, and control signal $CTLY$, these bidirectional shift registers generate scan signals with a specified pulse width and timing. The scan signals are supplied sequentially line-by-line to the scan electrodes $Y1, Y2, \dots, Yj$.

[0033]

At this time, the shift register starts shifting in response to the Y shift start pulse YS supplied every vertical scanning period and performs shifting operations in synchronization with the Y shift clock $YCLK$ supplied every horizontal scanning period. As the shifting proceeds, the scan signals are sequentially generated in each horizontal scanning period.

[0034]

Therefore, the first and second scan electrode drive circuits 100A and 100B can fix the transfer direction (scan direction of the electrodes) of the above-mentioned bidirectional shift register to either the forward or reverse direction, based on the transfer direction control signal included in the control signal $CTLY$.

As a result, scan signals can be output to the output terminals $Y1', Y2', \dots, Yj'$ either in top-to-bottom order (forward direction) or in bottom-to-top order (reverse direction).

[0035]

In this example, the transfer direction control signal is supplied so that the first scan electrode drive circuit 100A operates in the forward direction, and the second scan electrode drive circuit 100B operates in the reverse direction.

Therefore, even though the output terminals $Yj', Y_{j-1}', \dots, Y1'$ of the second scan electrode drive circuit 100B are connected to the scan electrodes $Y1, Y2, \dots, Yj$ of the second panel 10B in reverse order as described above, the scan signals will still be supplied to the second panel 10B in the same top-to-bottom order as the first panel 10A: scan electrode $Y1 \rightarrow$ scan electrode $Y2 \rightarrow \dots \rightarrow$ scan electrode Yj .

[0036]

Next, the first and second data electrode drive circuits 110A and 110B, like the scan electrode drive circuits, include bidirectional shift registers.

Based on various power supply voltages V , X -shift start pulse XS , X -shift clock $XCLK$, gradation data Da , and control signal $CTLX$, they generate data signals of appropriate pulse widths and timing, corresponding to the values of the gradation data Da , and supply them to the data electrodes $X1, X2, \dots, Xi$.

In addition, the transfer direction of the above-mentioned bidirectional shift register can be fixed to either forward or reverse based on the transfer direction control signal included in the control signal $CTLX$, so that the output terminals $X1', X2', \dots, Xn'$ generate data signals either from left to right (forward direction) or from right to left (reverse direction).

[0037]

In this example, the first data electrode drive circuit 110A is supplied with a transfer direction control signal to operate in the forward direction, while the second data electrode drive circuit 110B is controlled to operate in the reverse direction.

Here, the data electrode $X1$ of the first panel 10A is connected to the m -th output terminal, X_{m+1}' , of the output terminals starting from $X1'$, and the data electrode $X1$ of the second panel 10B is connected to the m -th output terminal counted from Xn' , that is, X_{m+i+1}' .

Thus, even though the output terminals $X_{m+i+1}', X_{m+i}', \dots, X_{m+2}'$ of the second data electrode drive circuit 110B are connected in reverse order to the data electrodes $X1, X2, \dots, Xi$ of the second panel 10B as described above, the second panel 10B still receives data signals in the same left-to-right order as the first panel 10A: data electrode $X1 \rightarrow$ data electrode $X2 \rightarrow \dots \rightarrow$ data electrode Xi .

[0038]

Next, the control circuit 120 generates the Y shift start pulse YS, Y shift clock YCLK, control signal CTLY, X shift start pulse XS, X shift clock XCLK, gradation data Da, and control signal CTLX described above.

[0039]

In addition, the power supply circuit 130 generates various power supply voltages V used for generating the scanning signals and data signals.

[0040]

<1-2. Liquid Crystal Display Panel>

Next, the liquid crystal display panel will be described.

Figure 2 is a plan view showing the configuration of the liquid crystal display panel, and Figure 3 is a cross-sectional view taken along line H-H in Figure 2.

[0041]

As shown in the figure, the liquid crystal display panel 10 includes a substrate 11 and a counter substrate 12 that is shorter in the vertical direction than the substrate 11. The substrate 11 and counter substrate 12 are made of, for example, glass or plastic. On the substrate 11, a sealing section 13 is provided along its edges, and inside this, a light-shielding film 14 is formed to surround the non-display region around the display region in parallel.

As for the sealing section 13, an ultraviolet-curable adhesive or a thermosetting adhesive containing anisotropic conductive microparticles is used. Liquid crystal is injected into the inside of the sealing section 13, thereby forming a liquid crystal layer 18.

[0042]

Furthermore, at the lower edge of the substrate 11, an input terminal group 21 for the first panel 10A is provided, while at the upper edge of the substrate 11, an input terminal group 22 for the second panel 10B is provided.

The input terminal group 21 includes:

- Input terminals y1 to yk and input terminals yk+1 to yj, connected respectively to the scanning electrodes Y1 to Yk and Yk+1 to Yj of the first panel 10A,
- Input terminals x1 to xi, connected respectively to the data electrodes X1 to Xi of the first panel 10A, and
- An input terminal NC that is adjacent to terminal xi but not connected to any scanning or data electrode.

Here, it is desirable to set k to approximately half of j. For example, if there are 65 scanning electrodes, k should be set to 32.

[0043]

As described above, the reason for dividing the input terminals for the scanning electrodes into y1 to yk and yk+1 to yj and placing them at the left and right ends of the input terminal group 21 is due to the pin layout of the driver IC. It is necessary to balance the number of TCP (Tape Carrier Package) lead wires on both sides, and it is also desirable to make the internal wiring of the first panel 10A symmetric.

[0044]

Note that the input terminals in input terminal group 22 are composed similarly to those in group 21, namely y1 to yk, yk+1 to yj, x1 to xi, and NC. However, their arrangement differs from group 21 as shown in the figure. For example, in group 22, the NC terminal is placed adjacent to terminal x1, whereas in group 21, the NC terminal is adjacent to terminal xi.

[0045]

Next, Figure 4 is a plan view showing the input terminals y1 to yj, x1 to xi, NC, and data electrodes X1 to Xi formed on the substrate 11 that constitutes the first panel 10A, together with the sealing section 13 and light-shielding film 14.

As shown in this figure, the input terminals y1 to yj extend from the edge of substrate 11 to the inside of the sealing section 13. The data electrodes X1 to Xi are formed vertically in the image display area, which is inside the light-shielding film 14, and are connected to the input terminals x1 to xi. Furthermore, the input terminal NC is shorter in the vertical direction compared to the input terminals y1 to yj and does not extend into the interior of the sealing section 13.

[0046]

Next, Figure 5 is a plan view showing the data electrodes Y1 to Yj formed on the lower surface of the counter substrate 12 that constitutes the first panel 10A, together with the sealing section 13 and light-shielding film 14.

As shown in this figure, the data electrodes Y1 to Yk are routed around from the left side of the image display area, using the region from the inner perimeter of the sealing section 13 to the inner perimeter of the light-shielding film 14, reaching the outer bottom edge of the sealing section 13. On the other hand, the data electrodes Yk+1 to Yj are routed around from the right side of the image display area to the outer bottom edge of the sealing section 13.

[0047]

Here, when the counter substrate 12 is stacked on top of the substrate 11, the data electrodes Y1 to Yj located at the bottom edge of the sealing section 13 are positioned to face the input terminals y1 to yj formed on the substrate 11. The data electrodes Y1 to Yj and input terminals y1 to yj are electrically connected via the anisotropic conductive microparticles contained in the sealing section 13 when the substrate 11 and counter substrate 12 are pressed and bonded together.

[0048] <1-3. TCP>

Next, the TCP (Tape Carrier Package) will be described.

Since the liquid crystal display panel 10 in this example consists of two screens, with an input terminal group 21 for the first panel 10A and an input terminal group 22 for the second panel 10B, two TCPs are required corresponding to each of the input terminal groups 21 and 22.

Here, the TCP used in connection with the first panel 10A will be referred to as the first TCP 31, and the one used in connection with the second panel 10B will be referred to as the second TCP 32.

Since the first TCP 31 and second TCP 32 have the same configuration, the following explanation will describe the first TCP 31, and the explanation of the second TCP 32 will be omitted.

[0049]

Figure 6 is a transparent plan view of the TCP used in this embodiment.

Figure 7 is a cross-sectional view of the TCP.

[0050]

As shown in the figures, the first TCP 31 is roughly composed of a driver IC 311 and a substrate 313.

This driver IC 311 contains the first scanning electrode driving circuit 100A and the first data electrode driving circuit 110A shown in Figure 1.

Its input and output terminals are formed by gold bumps 312 protruding from the bottom surface of the driver IC 311.

[0051]

Next, the substrate 313 is composed of a base substrate 314, input terminal group 315, output terminal group 316, connection leads 317, resist film 318, and mold 319.

As the material for the base substrate 314, a plastic such as a polyimide film is preferably used. This allows the first TCP 31 to be bent, enabling flexible mounting.

[0052]

Next, on the rear side of the base substrate 314, wiring is provided to connect the input and output terminal groups 315 and 316 to each connection lead 317. This wiring is formed by patterning copper foil using a photo-etching method. A resist film 318 is also formed over the wiring. Additionally, the connection leads 317 are plated with tin.

[0053]

Next, the electrical connection between the gold bumps 312 of the driver IC 311 and the connection leads 317 is achieved through a metallic eutectic bond between the tin-plated layer of the connection leads 317 and the gold bumps 312. A method called "gang bonding," which allows for simultaneous connection of all bumps at once, is employed.

Compared to wire bonding, which connects one pin at a time, this method significantly shortens the processing time.

[0054]

Next, the mold 319 is formed by pouring it from the rear side of the base substrate 314 after the driver IC 311 and the connection leads 317 have been connected. This both affixes the driver IC 311 to the base substrate 314 and protects the connection area.

[0055]

The connection between the output terminal group 316 of the first TCP 31 and the input terminal group 21 of the first panel 10A is made using an anisotropic conductive film (ACF), which contains conductive microparticles in an adhesive.

<1-4. Connection Between Driver IC and Liquid Crystal Display Panel>

[0056]

Next, the connection between the driver IC and the liquid crystal display panel is described.

Figure 8 is a schematic diagram illustrating the connection state.

In the following explanation, the driver IC 317 provided in the first TCP 31 is referred to as the first driver IC 17a, and the driver IC 317 provided in the second TCP 31 is referred to as the second driver IC 17b.

[0057]

As shown in this figure, among the output terminals of the first driver IC 17a, $Y1'$ to Yj' are connected to the scanning electrodes $Y1$ to Yj of the first panel 10A via the input terminals $y1$ to yj that form the input terminal group 21. On the other hand, the output terminals $Y1'$ to Yj' of the second driver IC 17b are connected to the scanning electrodes Yj to $Y1$ of the second panel 10B.

In other words, the connection order of the scanning electrodes $Y1$ to Yj is reversed between the first panel 10A and the second panel 10B.

second panel 10B.

[0058]

Next, among the output terminals of the first driver IC 17a, $Xm+1'$ to $Xm+i'$ are connected to the data electrodes $X1$ to Xi of the first panel 10A via the input terminals $x1$ to xi that form the input terminal group 21, and the output terminal $Xm+i+1'$ is connected to the input terminal NC.

On the other hand, the output terminals $Xm+i+1'$ to $Xm+2'$ of the second driver IC 17b are connected to the data electrodes $X1$ to Xi of the second panel 10B. Additionally, the output terminal $Xm+1'$ is connected to the input terminal NC.

[0059]

Here, regarding the first and second driver ICs 7a and 7b, although the number of data electrodes to be driven is i , output terminals $Xm+1'$ to $Xm+i+1'$ — $i + 1$ terminals in total—are wired to the output terminal groups 316 of the first or second TCPs 31 or 32. The reason why the output terminal $Xm+1'$ or $Xm+i+1'$ is connected to the input terminal NC will be explained with reference to Figure 9. Figure 9 is a schematic diagram showing the correspondence between each output terminal of the first driver IC 7a and the second driver IC 7b and the data electrodes, along with the transfer direction (scanning direction).

[0060]

As shown in this figure, the output terminal $Xm+1'$ of the first driver IC 7a is the m -th terminal from the leftmost output terminal $X1'$, and it drives the data electrode $X1$ of the first panel 10A.

Here, the transfer directions of the first driver IC 7a and the second driver IC 7b are reversed:

- The first driver IC 7a scans from left to right (ascending order of terminal numbers),
- The second driver IC 7b scans from right to left (descending order of terminal numbers).

[0061]

In this case, if the timing for the data signals or gradation data Da supplied to the first and second driver ICs 7a and 7b is to be set in the same way—that is, if the transfer timing of the data signals or gradation data Da is to be controlled without modifying the program software—then the data electrode $X1$ to be driven by the second driver IC 7b must be the m -th terminal from the rightmost output terminal Xn' .

Therefore, the data electrode $X1$ must be connected to the output terminal $Xm+i+1'$ of the second driver IC 7b.

[0062]

Accordingly, as shown in Figure 9, if the data electrodes $X1$ to Xi of the first panel 10A are connected to the output terminals $Xm+1'$ to $Xm+i'$ of the first driver IC 7a, then the data electrodes $X1$ to Xi of the second panel 10B must be connected to the output terminals $Xm+2'$ to $Xm+i+1'$ of the second driver IC 7b.

Thus, in order to make the first and second TCPs 31 and 32 compatible, it is necessary to wire the output terminals $Xm+1'$ to $Xm+i+1'$ of the first or second driver ICs 7a or 7b to the output terminal groups 316 of the first or second TCPs 31 or 32.

[0063]

Next, since the output terminal $Xm+i+1'$ of the first driver IC 7a is not connected to any data electrodes $X1$ to Xi , it is connected to an input terminal NC.

In other words, the input terminal group 21 is structured so that the terminal adjacent to the input terminal xi , to which the output terminal $Xm+i'$ is connected (the adjacent terminal corresponding to $Xm+i+1'$), is not connected to any data electrodes $X1$ to Xi . Likewise, since the output terminal $Xm+1'$ of the second driver IC 7b is not connected to any data electrodes $X1$ to Xi , it is connected to an input terminal NC.

In other words, the input terminal group 22 is structured so that the terminal adjacent to the input terminal $x1$, to which the output terminal $Xm+2'$ is connected (the adjacent terminal corresponding to $Xm+1'$), is not connected to any data electrodes $X1$ to Xi .

[0064]

As described above, by wiring the output terminals $X1$ to Xn on the TCP (Tape Carrier Package) so that the number of unused terminals is evenly distributed on both sides, it becomes possible to use the output terminals X_{m+1}' to X_{m+i+1}' , which exceed the number of data electrodes i . Furthermore, by providing the non-connected input terminals NC in the input terminal groups 21 and 22, it is possible to select which output terminals of the driver IC to use for each panel.

Thus, in the first TCP 31 (where the scanning direction is forward), the number of terminals between the output terminal X_{m+1}' —which drives the first data electrode $X1$ —and the leftmost output terminal $X1'$ can be matched with the number of terminals between the output terminal X_{m+i+1}' —which drives the first data electrode Xi in the second TCP 32 (where the scanning direction is reversed)—and the rightmost output terminal Xn' .

[0065]

As a result, compatibility between the first TCP 31 and the second TCP 32 can be achieved without modifying the program software. Moreover, a driver IC 317 with more output terminals n than the number of data electrodes i can be used.

Therefore, existing driver ICs can be reused without the need to newly design and manufacture a dedicated driver IC for the LCD panel 10. Consequently, this improves the productivity of both the first and second TCPs 31 and 32 and enables cost reduction.

[0066]

Furthermore, because the first and second TCPs 31 and 32 are compatible, there is no need to distinguish between the TCPs connected to input terminal group 21 and those connected to input terminal group 22 during the manufacturing process of the LCD device.

This simplifies the manufacturing of the LCD display device, and combined with the cost reduction of the TCPs, it enables an overall reduction in the cost of the LCD display device.

[0067]

Additionally, in this example, only one extra wire needs to be added to the TCP substrate, and only one NC input terminal needs to be provided for each of the first panel 10A and the second panel 10B. This minimizes the increase in wiring pitch and input terminal pitch on the TCP, making it highly suitable for high-density mounting.

[0068]

<2. Second Embodiment>

In the first embodiment described above, the LCD device used a driver IC with more output terminals for data electrodes than the number of data electrodes.

In contrast, the second embodiment uses a driver IC with more output terminals for scan electrodes than the number of scan electrodes.

[0069]

In this example, the LCD device is configured similarly to the one in the first embodiment, except for the layout of the NC input terminals in input terminal groups 21 and 22. The driver IC 317 is provided with i output terminals for data electrodes ($X1'$ to Xi') and $S (= j + 2t + 1, \text{ where } t \text{ is an integer } \geq 0)$ output terminals for scan electrodes ($Y1$ to Ys).

Therefore, detailed explanation is omitted, and the connection between the driver IC and the LCD panel will be described.

Figure 10 is a schematic diagram illustrating the connection state between the driver IC and the LCD panel in the second embodiment.

[0070]

As shown in this figure, the output terminals $X1'$ to Xi' of the first driver IC 7a are connected to the data electrodes $X1$ to Xi of the first panel 10A via the input terminals $x1$ to xi of input terminal group 21.

Meanwhile, the output terminals $X1'$ to Xi' of the second driver IC 7b are connected to the data electrodes Xi to $X1$ of the first panel 10A via the input terminals xi to $x1$ of input terminal group 21.

Therefore, by scanning the first driver IC 7a in the forward direction and the second driver IC 7b in the reverse direction, both the first panel 10A and the second panel 10B can be scanned in the same sequence: $X1 \rightarrow X2 \rightarrow \dots \rightarrow Xi$.

[0071]

Next, the output terminals Y_{t+1}' to Y_{t+j+1}' of the first and second driver ICs 7a and 7b are wired up to the output terminal groups 316 of the first and second TCPs 31 and 32, respectively, so that they can be connected to input terminal groups 21 and 22.

The output terminals Y_{t+1}' to Y_{t+j}' of the first driver IC 7a are connected to the scan electrodes $Y1$ to Yj of the first panel 10A via the input terminals $y1$ to yj .

Additionally, the output terminal Y_{t+j+1}' is connected to the adjacent input terminal NC, next to terminal yj .

Therefore, output terminal Y_{t+j+1}' of the first driver IC 7a does not contribute to driving the scan electrodes, and the scan electrodes $Y1$ to Yj are driven by the output terminals Y_{t+1}' to Y_{t+j}' .

[0072]

On the other hand, the output terminals Y_{t+1}' to Y_{t+j+1}' of the second driver IC 7b are connected to the scan electrodes Yj to $Y1$ of the second panel 10B via the input terminals yj to $y1$.

In addition, output terminal Y_{t+1}' is connected to the adjacent input terminal NC next to terminal yj .

Thus, output terminal Y_{t+1}' of the second driver IC 7b also does not contribute to driving the scan electrodes, and the scan electrodes Yj to $Y1$ are driven by the output terminals Y_{t+2}' to Y_{t+j+1}' .

[0073]

Here, the output terminal Y_{t+1}' of the first driver IC 7a, which is connected to scan electrode $Y1$ of the first panel 10A, is the t -th terminal from the output terminal $Y1'$.

Therefore, the output terminal of the second driver IC 7b that is connected to scan electrode $Y1$ of the second panel 10B must also be the t -th terminal from the output terminal Ys .

As a result, that output terminal is Y_{t+j+1}' .

[0074]

Thus, this second embodiment replaces the data electrode output terminals with scan electrode output terminals, and, like the first embodiment, achieves compatibility between the first and second TCPs 31 and 32 without requiring changes to the program software. It therefore produces the same beneficial effects as the first embodiment.

[0075] <3. Electronic Device: Part 1>

Next, several examples are presented in which the aforementioned liquid crystal display device is used in electronic equipment.

[0076]

First, an explanation is given of a video projector that uses this liquid crystal display device as a light valve.

Figure 11 is a plan view showing an example configuration of the video projector.

[0077]

As shown in this figure, the inside of the video projector 1100 is equipped with a lamp unit 1102, which comprises a white light source such as a halogen lamp.

The projection light emitted from the lamp unit 1102 is separated into the three primary colors—R (red), G (green), and B (blue)—by a series of mirrors 1106, 1106, ... and two dichroic mirrors 1108 placed within the light guide 1104. This separated light is then directed to the corresponding liquid crystal panels 1110R, 1110B, and 1110G, each acting as a light valve.

[0078]

The structure of the liquid crystal panels 1110R, 1110B, and 1110G is the same as that of the previously described liquid crystal display panel 10, and each panel is driven by primary color signals R, G, and B supplied from an unshown circuit. The light modulated by these liquid crystal panels enters a dichroic prism 1112 from three directions. In the dichroic prism 1112, the red and blue light are refracted at 90 degrees, while the green light passes straight through.

As a result, the images in each color are combined and projected as a full-color image onto a screen or similar surface via a projection lens 1114.

[0079]

Note that, because light corresponding to the R, G, and B primary colors is directed onto the liquid crystal panels 1110R, 1110B, and 1110G by the dichroic mirrors 1108, there is no need to incorporate a color filter into the counter substrate 12.

[0080] <4. Electronic Device: Part 2>

Furthermore, an example will be described in which the liquid crystal display device is applied to a personal computer.

Figure 12 is a front view showing the configuration of this personal computer.

In the figure, the personal computer 1200 is composed of a main body 1204 equipped with a keyboard 1202, and a liquid crystal display 1206.

This liquid crystal display 1206 is constructed by adding a color filter and a backlight to the previously described liquid crystal display panel 10.

[0081] <5. Electronic Device: Part 3>

Next, an example of applying the liquid crystal display panel to a mobile phone will be described.

Figure 13 is a perspective view of this mobile phone.

As shown in this figure, the mobile phone 1300 is equipped with a liquid crystal display panel 10. When a user presses the button 1302 to input a phone number, the corresponding number and connection status are displayed on the liquid crystal display panel 10.

[0082]

In addition to the electronic devices described with reference to Figures 11 through 13, other examples of electronic devices include liquid crystal televisions, video tape recorders with viewfinder or direct monitor types, car navigation systems, electronic notebooks, calculators, word processors, workstations, pagers, video phones, POS terminals, and devices equipped with touch panels, among others. Needless to say, the display technology is applicable to these types of electronic devices as well.

[0083] <6. Variations>

The present invention is not limited to the embodiments described above and can be modified in various ways as outlined below.

[0084] (1)

In the above embodiments, the driver IC 317 was configured to internally include both the scan electrode driving circuit and the data electrode driving circuit. However, the invention is not limited to this configuration. It is also possible to separately use one TCP for driving the scan electrodes and another TCP for driving the data electrodes.

[0085] (2)

Also, in the above embodiments, the liquid crystal display panel 10 was explained as an example of a passive matrix type that includes scan and data electrodes. However, the invention is not limited to this; it can of course be applied to an active matrix-type liquid crystal display panel as well.

[0086]

Such an active matrix liquid crystal panel typically consists of: a device array substrate, in which switching elements are provided for each pixel electrode arranged in a matrix pattern; a counter substrate on which a color filter or the like is formed; and liquid crystal filled between the two substrates. The liquid crystal layer is thus formed between the pixel electrode and the counter substrate.

[0087]

In this structure, when a signal voltage in the ON (selected) state is applied to a switching element, the element enters a conductive state, and a predetermined charge is stored in the liquid crystal layer connected to that switching element. After the charge is stored, even when an OFF (non-selected) signal voltage is applied and the switching element turns off, the charge can be maintained in the liquid crystal layer if its resistance is sufficiently high. By driving each switching element and controlling the amount of charge stored, the orientation state of the liquid crystal in each pixel can be changed, enabling the display of desired information. Since the ON-state signal voltage only needs to be applied during part of the time, it is possible to use time-division selection for the scan lines. This enables multiplex driving, where scan and data lines can be shared across multiple pixels. Switching elements are mainly classified into: Three-terminal elements such as Thin Film Transistors (TFTs), and Two-terminal nonlinear elements such as Thin Film Diodes (TFDs). The latter, two-terminal nonlinear elements, have advantages in that: There is no crossing of wires, so short-circuit failures between wires are fundamentally avoided; The number of film deposition steps and photolithography processes can be reduced.

[0088] (3)

In the above-described embodiments, liquid crystal is used as one example of an electro-optical material. However, the present invention is not limited to this and can also be applied to devices such as plasma displays and field emission devices.

[0089] (4)

In the above-described embodiments, since the difference between the number of electrodes to be driven and the number of output terminals of the driver IC is an odd number, one additional output terminal (compared to the number of electrodes) is routed from the output terminal group of the TCP to the input terminal group of the panel. The input terminal connected to the unused output terminal is not connected to any electrode.

In this case, the number of output terminals routed to the output terminal group does not necessarily have to be “number of electrodes + 1.”

The key point is that, when the scan direction is reversed, electrodes are selected at the same timing. Therefore, a portion of the output terminals of the driver IC should be routed to the output terminal group so that the number of unconnected output terminals is symmetric between left and right.

In this case, multiple unconnected terminals may be provided in the input terminal group, and corresponding electrodes in the first panel (10A) and the second panel (10B) should be scanned simultaneously.

[0090] (5)

The above-described embodiment divides a single liquid crystal panel in the vertical direction, but the present invention is not limited to this. It can also be applied by considering a configuration where the panel is divided in the horizontal direction or rotated by 90 degrees.

[0091] [Effects of the Invention]

As explained above, according to the present invention, it is possible to use the implementation structure for the first screen as that for the second screen simply by reversing the scan direction. As a result, software modifications to adjust scan timing become unnecessary, and it becomes easy to configure a shared implementation structure for both the first and second screens using an existing driver IC.

[Brief Description of the Drawings]

Figure 1: Block diagram showing a schematic configuration of the main parts of the liquid crystal display device according to the first embodiment of the present invention.

Figure 2: Plan view showing the configuration of the liquid crystal display panel in the same embodiment.

Figure 3: Cross-sectional view taken along line H-H in Figure 2, showing the liquid crystal display panel.

Figure 4: Plan view showing the input terminals and data electrodes X formed on the substrate constituting the first panel in the same embodiment, along with the sealing section and light-shielding film.

Figure 5: Plan view showing the data electrodes formed on the bottom surface of the counter substrate constituting the first panel in the same embodiment, along with the sealing section and light-shielding film.

Figure 6: Transparent plan view of the TCP used in the same embodiment.

Figure 7: Cross-sectional view of the TCP used in the same embodiment.

Figure 8: Schematic diagram for explaining the connection state between the driver IC and the liquid crystal display panel used in the same embodiment.

[Figure 9]

A schematic diagram showing the correspondence between each output terminal of the first driver IC and the second driver IC and the data electrodes, together with the transfer direction (scan direction), as used in the same embodiment.

[Figure 10]

A schematic diagram explaining the connection state between the driver IC and the liquid crystal display panel used in the second embodiment.

[Figure 11]

A cross-sectional view showing the configuration of a liquid crystal projector, which is an example of an electronic device to which a liquid crystal display panel is applied.

[Figure 12]

A front view showing the configuration of a personal computer, which is an example of an electronic device to which a liquid crystal display panel is applied.

[Figure 13]

A perspective view showing the configuration of a mobile phone, which is an example of an electronic device to which a liquid crystal display panel is applied.

[Description of Symbols]

10: Liquid crystal display panel

Xi: Data electrodes

Y1–Yj: Scan electrodes

16: Pixel area (pixel)

18: Liquid crystal layer

21, 22: Input terminal groups

31, 32: First TCP, Second TCP (mounting structures)

100A, 100B: First and second scan electrode driving circuits

110A, 110B: First and second data electrode driving circuits

120: Control circuit

130: Power supply circuit

317: Driver IC

Figure 8



Figure 10

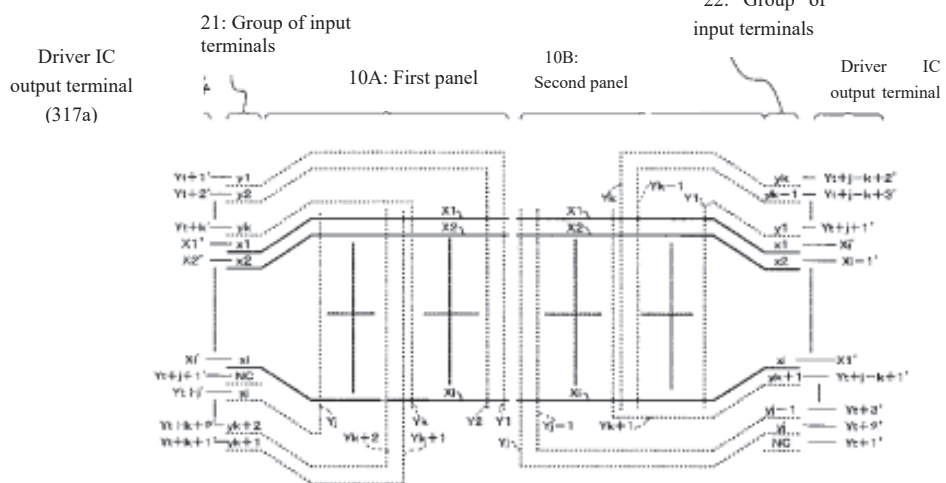


Figure 12

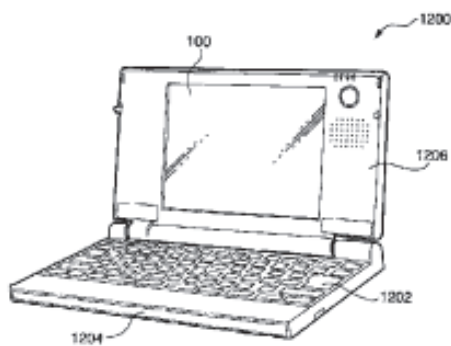
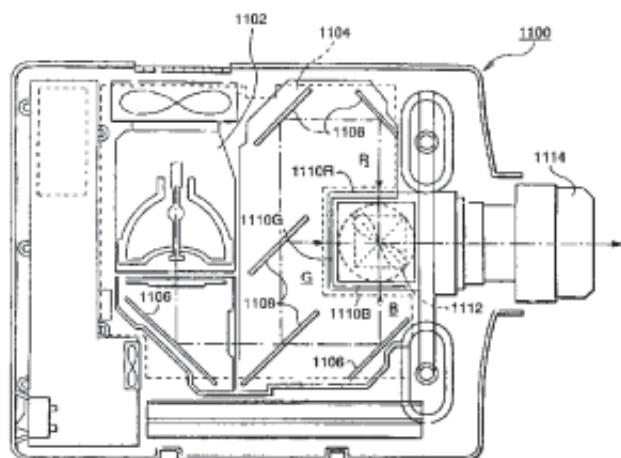


Figure 11





TRANSLATION CERTIFICATION

Date: June 23, 2025

To whom it may concern:

I, Chinari Uehara, a translator fluent in the Japanese and English (USA) languages, on behalf of Morningside, do solemnly and sincerely declare that the following is, to the best of my knowledge and belief, a true and correct translation of the document(s) listed below in a form that best reflects the intention and meaning of the original text.

The document is designated as:

- JP2000231115A_Original

Signature

Chinari Uehara

Print

QUESTEL CONFIDENTIAL

4001 S 700 East, Suite 500 #B17
Salt Lake City, UT 84107

IPR2025-01396
BOE EXHIBIT 1005
Page 30 of 30